

ANÁLISE DO MODELO DINÂMICO SIMPLIFICADO DE UM RETIFICADOR TRIFÁSICO SEPIC BRIDGELESS COM ELEVADO FATOR DE POTÊNCIA E OPERANDO EM MCD

GABRIEL DE O. ASSUNÇÃO, MARCOS V. M. EWERLING, CARLOS H. ILLA FONT

Departamento Acadêmico de Eletrônica, Câmpus Ponta Grossa, Universidade Tecnológica Federal do Paraná
Av. Monteiro Lobato, s/n, km 04, CEP 84016-210, Ponta Grossa-PR

E-mails: gabriel.oassuncao@gmail.com, mvmewerling@gmail.com, illafont@utfpr.edu.br

Abstract— The three-phase SEPIC rectifier studied in this paper consists of a single-stage converter with power factor correction, output voltage control, high frequency galvanic isolation, reduced number of components and bridgeless configuration. As the converter operates in the discontinuous conduction mode, the power factor correction is natural and therefore only one control loop is required to control the output voltage. The article presents an analysis of the simplified control-oriented model of the output voltage and shows that the transfer function obtained is valid even for low values of the output capacitor, which occurs in three-phase rectifiers due to the absence of low frequency components in the output, when the three-phase system is symmetrical. The rectifier equivalent circuit, the control strategy adopted, the small-signal output voltage control model, and the experimental results of the prototype operating at rated power of 1500 W, with 220 V rms line-to-line input voltage, 200 V output voltage and switching frequency equal to 50 kHz are presented.

Keywords— DCM, PFC, SEPIC, Simplified Model, Three-phase Rectifier.

Resumo— O retificador trifásico SEPIC estudado neste trabalho é composto por estágio único com correção do fator de potência, controle da tensão de saída, isolamento galvânica em alta frequência, reduzido número de componentes e configuração *bridgeless*. Como o conversor opera no modo de condução descontínua, a correção do fator de potência é natural e, portanto, é necessário apenas uma malha de controle para controlar a tensão de saída. O artigo apresenta uma análise do modelo simplificado orientado ao controle da tensão de saída e mostra que a função de transferência obtida é válida inclusive para baixos valores do capacitor de saída, o que ocorre em retificadores trifásicos pela ausência de componentes de baixa frequência na corrente de saída, quando o sistema trifásico é simétrico. São apresentados o circuito equivalente do retificador, a estratégia de controle adotada, o modelo de pequenos sinais para o controle da tensão de saída e os resultados experimentais do protótipo operando com potência nominal de 1500 W, com 220 V eficazes de tensão de linha de entrada, 200 V de tensão de saída e frequência de comutação igual a 50 kHz.

Palavras-chave— MCD, CFP, SEPIC, Modelo Simplificado, Retificador Trifásico.

1 Introdução

Com o apelo mundial para a utilização de energia limpa e renovável, o mercado de Geração Distribuída (GD) obtém cada vez mais visibilidade. Contudo, o custo da energia é um fator determinante para sua escolha. O Custo Nivelado de Energia, ou *Levelized Cost of Electricity* (LCOE) é uma medida que leva em consideração alguns aspectos, tais como todos os custos envolvidos e energia gerada/processada durante o tempo de vida do sistema, fornecendo assim um índice nivelado que pode ser comparado entre diferentes sistemas de geração (IEA, 2016). Desta maneira, a simplicidade, robustez, confiabilidade, eficiência e custos de um conversor aplicado em GD são focos de interesse.

Conversores CA-CC, ou fontes de alimentação, devem apresentar os seguintes requisitos: elevado Fator de Potência (FP), circuito de potência simples e compacto, facilidade de controle, operação segura e confiável, alta eficiência e baixo custo (Vieira, 2014) (Zhang, 1999). Ainda, considera-se importante a isolamento galvânica, desacoplando eletricamente o sistema alternado do contínuo.

Fontes de alimentação com dois estágios são, geralmente, constituídas por um retificador Boost PFC (*Power Factor Correction*) e um conversor CC-CC abaixador (Buck) isolado em alta frequência. Elas são utilizadas em aplicações de alta potência devido ao seu custo-benefício e por apresentarem alta

eficiência. Em relação a questões de controle, levando em consideração um conversor CA-CC monofásico utilizando um retificador Boost PFC no Modo de Condução Contínuo (MCC) seguido de um conversor Forward, é necessário monitorar três tensões CC (tensão de entrada retificada, tensão de barramento CC e tensão de saída) e uma corrente CC (corrente de entrada retificada) para permitir o controle da tensão de saída e a correção do FP (Zhang, 1999).

Fontes de alimentação de estágio único têm a vantagem de reduzir a quantidade de interruptores controlados, reduzindo custos e aumentando a confiabilidade. No entanto, elas podem apresentar eficiência global reduzida e são, geralmente, limitadas para aplicações de baixa potência (Wijeratne, 2014) (Silva, 2014) (Greff, 2008) (Yang, 2008) (Kolar, 1999) (Tibola, 2013) (Young, 2002) (Ayyanar, 2000) (Kamnarn, 2009) (Fuerback, 2014).

Este trabalho apresenta o estudo da modelagem de um retificador trifásico de estágio único do tipo SEPIC operando no modo de condução descontínua (MCD) e com uma configuração *bridgeless* na entrada (Assunção, 2015). O artigo apresenta a análise teórica do retificador, contemplando as etapas de operação, as principais formas de onda ideais e ganho estático; a estratégia de controle; a modelagem do retificador orientado ao controle da tensão de saída e os resultados experimentais obtidos com um protótipo de 1500 W.

2 Retificador SEPIC Trifásico

O retificador trifásico SEPIC *bridgeless* pode ser visto na Figura 1. Quando projetado para operar no MCD atua como um seguidor de tensão, em que as formas de onda das correntes de entrada seguem as formas de onda das tensões sem malhas de controle de corrente. Este conversor de estágio único tem elevada confiabilidade, uma vez que emprega quatro interruptores ativos e seis diodos rápidos (ou ultrarápidos) para a conversão de corrente alternada para corrente contínua (CA-CC) com elevado fator de potência e isolamento galvânica em alta frequência.

Com relação ao sistema de controle, é composto por um único circuito de controle da tensão de saída CC (como um controle de tensão de saída de um conversor CC-CC convencional).

2.1 Etapas de Operação

De forma geral verifica-se o funcionamento do retificador em três momentos importantes, sendo: armazenamento de energia, transferência de energia e etapa descontínua. Quando os interruptores são todos acionados inicia-se o armazenamento de energia nos indutores de entrada, enquanto os capacitores de entrada transferem energia para os indutores de saída e o capacitor de saída alimenta a carga. Num segundo momento, os transistores são comandados a bloquear e a energia armazenada passa a ser transferida à saída, com a condução dos diodos. Por fim, no terceiro momento, não há nem armazenamento, nem transferência de energia, e o capacitor de saída alimenta a carga, caracterizando a etapa descontínua.

Para realizar a análise de cada etapa teórica do conversor torna-se necessário estipular um intervalo do período da rede elétrica, uma vez que o comportamento do conversor (circuito equivalente de cada etapa) muda a cada 60 graus do período da rede elétrica. Contudo, para ser possível verificar o sentido das correntes em cada etapa optou-se por analisar um período de 30 graus, sendo arbitrado, portanto, o intervalo $60^\circ \leq \omega t \leq 90^\circ$. Logo, verificam-se as relações $V_a \geq -V_b \geq -V_c$ e $i_{L1} \geq -i_{L2} \geq -i_{L3}$ para todo esse intervalo. Considera-se que as correntes são senoidais e estão em fase com as respectivas tensões.

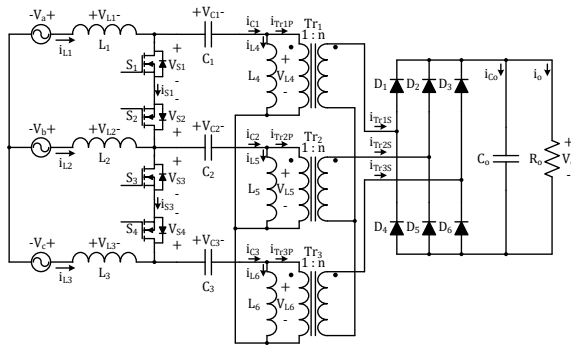


Figura 1. Retificador trifásico SEPIC *bridgeless* de estágio único

Consideram-se os semicondutores ideais, as tensões de entrada V_a , V_b e V_c constantes durante um período de comutação, uma vez que a frequência de comutação é muito maior que a frequência da rede elétrica, e que o sistema trifásico é simétrico e equilibrado.

Quatro etapas de operação são verificadas para o dado intervalo arbitrado. Estas são demonstradas na Figura 2. e cada etapa é detalhada a seguir.

Etapa 1: Os transistores S_1 , S_2 , S_3 e S_4 são comandados a conduzir. As tensões nos indutores de entrada L_1 , L_2 e L_3 são iguais as tensões de entrada V_a , V_b e V_c , respectivamente. Assim como V_{C1} , V_{C2} e V_{C3} estão aplicados aos indutores de saída L_4 , L_5 e L_6 , respectivamente. Portanto, os indutores de entrada armazenam energia das fontes de alimentação e os indutores de saída armazenam a energia dos capacitores de entrada C_1 , C_2 e C_3 . O capacitor de saída C_o supre a carga.

Etapa 2: Os transistores S_1 , S_2 , S_3 e S_4 são comandados a bloquear, iniciando a transferência de energia para a saída através de D_1 , D_5 e D_6 , levando em conta que a tensão V_{L4} é positiva, enquanto V_{L5} e V_{L6} são negativas. As fontes de alimentação e os indutores de entrada transferem energia aos capacitores de entrada e a saída (capacitor C_o e carga), enquanto os indutores de saída transferem energia para a saída.

Etapa 3: A corrente i_{L6} se iguala a i_{L3} , assim o ramo “c”, relativo à fase “c”, não mais transfere energia à saída. Portanto, o diodo D_6 bloqueia. O encerramento da transferência de energia de um único ramo ocorre quando a tensão de alimentação deste é a menor, em módulo, das três.

Etapa 4: As correntes i_{L4} e i_{L5} se igualam a i_{L1} e i_{L2} , respectivamente. Assim os ramos “a” e “b”, relativo às fases “a” e “b”, não mais transferem energia à saída. Portanto, os diodos D_1 e D_5 bloqueiam. Considera-se essa etapa o estágio descontínuo, uma vez que todos os semicondutores estão bloqueados. Durante essa etapa, o capacitor C_o supre a carga.

2.2 Formas de Onda Ideais

Com base nas etapas de operação, anteriormente mencionadas, são apresentadas as correntes nos indutores de saída na Figura 3. Nota-se a mudança na derivada das correntes em L_4 e L_5 na passagem da segunda etapa para a terceira etapa.

Verificou-se, porém, que a análise do conversor e seu equacionamento podem ser simplificados se observado o instante onde a tensão de alimentação do ramo “a” se encontra no pico da senóide. Cabe ressaltar que este instante encontra-se dentro do intervalo arbitrado para esse estudo.

Sendo assim, nota-se que durante o pico da senóide em V_a , os valores de V_b e V_c são iguais. Logo, não havendo uma tensão de alimentação menor, em módulo, que as outras duas, não existirá a etapa 3.

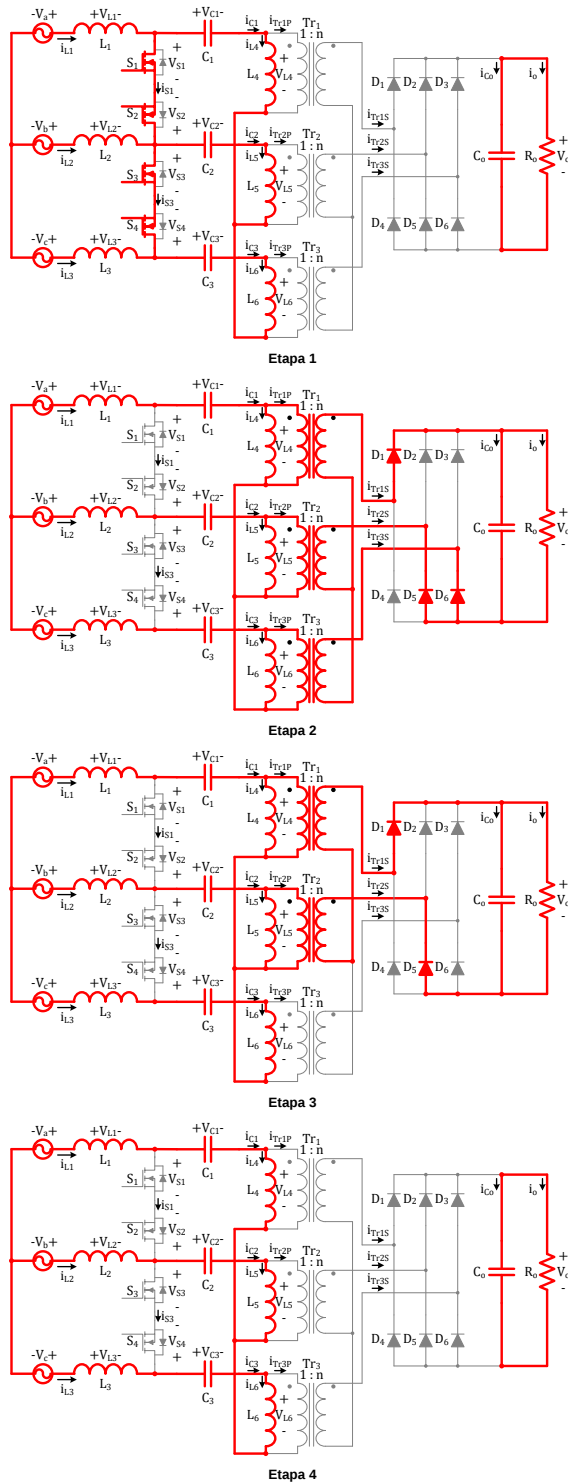


Figura 2. Etapas de operação

As formas de onda, nessas considerações, são apresentadas na Figura 4. De modo análogo ao SEPIC CC-CC, a tensão nos capacitores de entrada C_1 , C_2 e C_3 são um reflexo das tensões de entrada V_a , V_b e V_c , respectivamente, adicionadas de uma ondulação em alta frequência.

2.3 Ganho Estático

Semelhantermente ao SEPIC CC-CC MCD convencional, não é possível encontrar o ganho estático pelo balanço volt-segundo nos indutores.

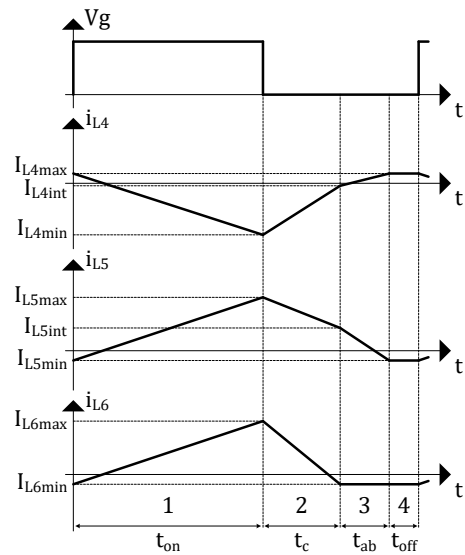


Figura 3. Formas de onda do pulso de acionamento dos transistores e das correntes em L_4 , L_5 e L_6

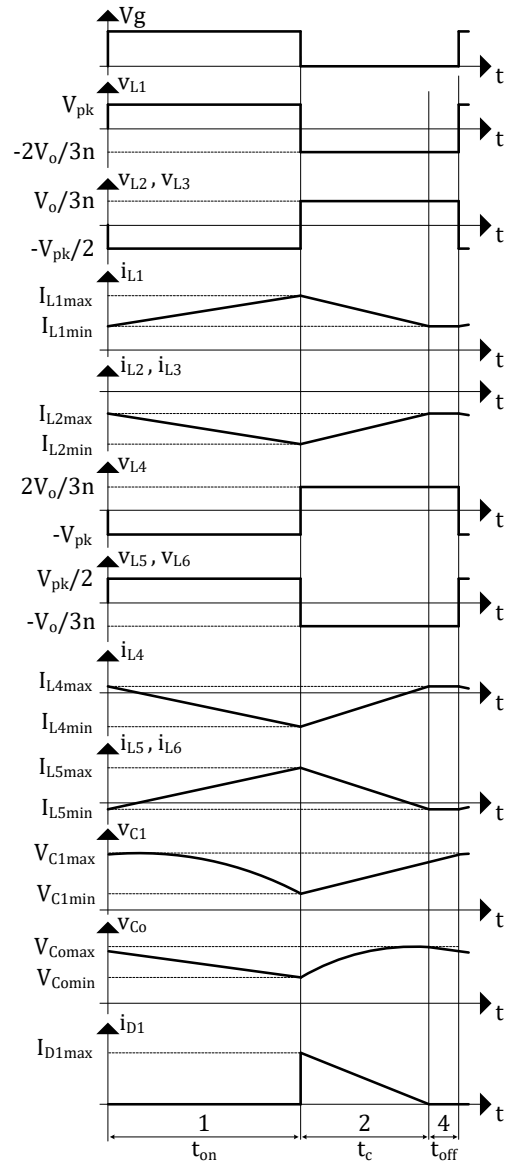


Figura 4. Formas de onda do pulso de acionamento dos transistores, das tensões e das correntes em L_1 , L_2 , L_3 , L_4 , L_5 e L_6 , das tensões nos capacitores C_1 e C_6 e da corrente no diodo D_1

Portanto, levando-se em consideração que o valor médio da corrente consumida pela carga obrigatoriamente é igual a do diodo D_1 , no intervalo observado, o ganho estático é dado por (1).

$$M = \frac{V_o}{V_{pk}} = D \cdot \sqrt{\frac{3}{2k}} \quad (1)$$

Onde D é a razão cíclica e k é um parâmetro dado por (2), sendo L_{eq} a indutância equivalente, relação entre as indutâncias de entrada e de saída, como representado em (3), e f_s a frequência de comutação.

$$k = \frac{2L_{eq} \cdot f_s}{R_o} \quad (2)$$

$$L_{eq} = \frac{L_1 \cdot L_4}{L_1 + L_4} \quad (3)$$

2.4 Restrições de Operação

O conversor apresenta duas restrições de operação. Uma dada por (4), garantindo que nenhum dos diodos entrem em condução enquanto os transistores estiverem acionados. Nota-se que nesta restrição é necessário levar em consideração a ondulação no capacitor de entrada (Δv_{C1}), a tensão de pico de fase da alimentação (V_{pk}) e a relação de espiras (n). Em (5) visualiza-se que o parâmetro k deve ser menor que um k_{crit} , para que o conversor se mantenha no MCD, restrição esta observada em conversores operando em MCD, conforme mencionado por Erickson e Maksimovic (Erickson, 2001).

$$M > \left(\sqrt{3} + \frac{\Delta v_{C1}}{2V_{pk}} \right) \cdot n \quad (4)$$

$$k < k_{crit} = \frac{3}{2 \cdot (M + n \cdot \sqrt{3})^2} \quad (5)$$

3 Estratégia de Controle e de Modulação

O esquema de controle do conversor de estágio único é exibido na Figura 5. Desde que o conversor opere em MCD, ele possui uma característica de emular uma resistência. Deste modo, a corrente naturalmente segue sua respectiva fonte de tensão, sem a necessidade de sensores de corrente e da implementação de uma malha de controle de corrente. Portanto, o esquema de controle é composto apenas por uma malha de controle da tensão CC de saída.

Os quatro transistores são comandados pelo mesmo sinal de acionamento. Assim, o modulador

PWM, utiliza uma portadora dente-de-serra, realizando uma modulação *trailing edge*.

A razão cíclica possui valor constante, tanto durante o período de comutação, quanto durante o período da rede elétrica. Observa-se, portanto, que a estratégia de controle e de modulação é simples, equivalente à estratégia de controle e de modulação de um conversor CC-CC não isolado, por exemplo.

Com relação à implementação prática, esta estratégia de controle e de modulação pode ser implementada através de um circuito integrado (CI) dedicado do tipo UC3525. Esta é uma vantagem importante deste conversor.

4 Modelo Simplificado Orientado ao Controle da Tensão de Saída

A modelagem do conversor SEPIC trifásico proposto neste trabalho é apresentada com o objetivo único de encontrar a Função Transferência (FT) que descreva a dinâmica do sistema do ponto de vista da razão cíclica sobre a tensão de saída. Isso se deve ao fato de que não é necessário realizar-se o controle da corrente de entrada, pois esta segue naturalmente a tensão de entrada, o que é uma característica natural desse conversor quando trabalhando no MCD.

4.1 Modelo para o Retificador Trifásico

Assim como nos trabalhos de Costa (Costa, 2015) e Hirth (Hirth, 2015) também será utilizada a abordagem de modelagem apresentada por Tibola (Tibola, 2013). Ou seja, transformando os indutores de saída em fontes de corrente, como demonstrado na Figura 6.

Ainda é possível considerar uma simplificação desse circuito, vislumbrando apenas uma fonte de corrente alimentando o capacitor de saída e a carga, conforme apresentado na Figura 7.

Assim, analisando as correntes dessa simplificação, observa-se que a fonte de corrente i_D é igual a soma das correntes i_{Co} e i_o . Em se tratando de valores instantâneos, pode-se escrever i_D como (6).

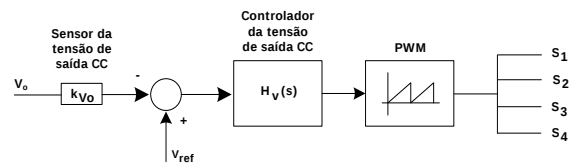


Figura 5. Diagrama de blocos do controle e da modulação PWM

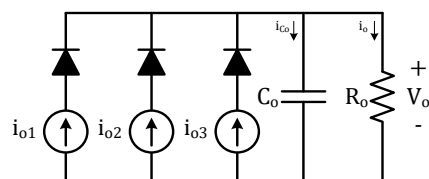


Figura 6. Circuito equivalente com três fontes de corrente

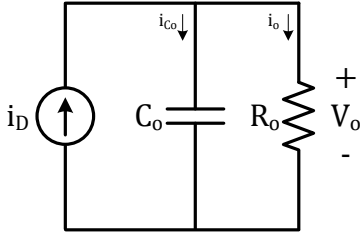


Figura 7. Circuito equivalente com uma fonte de corrente

$$i_D(d, v_o) = C_o \cdot \frac{dv_o}{dt} + \frac{v_o}{R_o} \quad (6)$$

É possível identificar que, em se tratando de valores médios em regime permanente, a corrente no capacitor é zero, logo i_D possui o mesmo valor médio de i_o . Sendo que este pode ser verificado através da equação do ganho estático do conversor em (1), lembrando que a carga, representada por uma resistência, pode se ser substituída pela tensão de saída dividida pela corrente de saída. Assim, verifica-se em (7) o valor médio instantâneo da saída.

$$\langle i_D(d, v_o) \rangle_{T_s} = \langle i_o(d, v_o) \rangle_{T_s} = \frac{3}{4} \cdot \frac{V_{pk}^2 \cdot d^2}{V_o \cdot L_{eq} \cdot f_s} \quad (7)$$

Tanto para a corrente instantânea quanto para o valor médio, duas variáveis foram levadas em consideração para inserção de pequenos sinais, a fim de se obter as perturbações em torno do ponto de operação.

Seguindo a nomenclatura apresentada por Erickson e Maksimovic (Erickson, 2001), as grandezas do ponto de operação serão escritas com letra maiúscula, já as pequenas variações (pequenos sinais) serão escritas com letras minúsculas e denotadas de “^”.

Deste modo, aplicam-se os pequenos sinais a ambas as equações. A influência destes verificado pelo valor médio é dado por derivadas parciais de cada perturbação, conforme (8), resultando em (9). Considerando a perturbação no valor instantâneo obtém-se (10). Fazendo a separação de elementos de grandeza do ponto de operação constata-se (11), ficando apenas com a atribuição dos pequenos sinais de primeira ordem em (12).

$$\hat{i}_D(\hat{d}, \hat{v}_o) = \left\{ \begin{array}{l} \frac{\partial \langle i_D(d, v_o) \rangle_{T_s}}{\partial d} \cdot \hat{d} \\ + \frac{\partial \langle i_D(d, v_o) \rangle_{T_s}}{\partial v_o} \cdot \hat{v}_o \end{array} \right\} \quad (8)$$

$$\hat{i}_D(\hat{d}, \hat{v}_o) = \left\{ \begin{array}{l} \frac{3}{4} \cdot \frac{V_{pk}^2 \cdot (2 \cdot D)}{V_o \cdot L_{eq} \cdot f_s} \cdot \hat{d} \\ - \frac{3}{4} \cdot \frac{V_{pk}^2 \cdot D^2}{V_o^2 \cdot L_{eq} \cdot f_s} \cdot \hat{v}_o \end{array} \right\} \quad (9)$$

$$(I_D + \hat{i}_D)(D + \hat{d}, V_o + \hat{v}_o) = C_o \cdot \frac{d(V_o + \hat{v}_o)}{dt} + \frac{(V_o + \hat{v}_o)}{R_o} \quad (10)$$

$$\left\{ \begin{array}{l} I_D(D, V_o) \\ + \hat{i}_D(\hat{d}, \hat{v}_o) \end{array} \right\} = \left\{ \begin{array}{l} C_o \cdot \frac{dV_o}{dt} + \frac{V_o}{R_o} \\ + C_o \cdot \frac{d\hat{v}_o}{dt} + \frac{\hat{v}_o}{R_o} \end{array} \right\} \quad (11)$$

$$\hat{i}_D(\hat{d}, \hat{v}_o) = C_o \cdot \frac{d\hat{v}_o}{dt} + \frac{\hat{v}_o}{R_o} \quad (12)$$

Para obter-se a função transferência que modela a dinâmica do conversor em torno do ponto de operação, igualam-se as expressões (9) e (12) e aplica-se a transformada de Laplace, chega-se a (13).

$$\left\{ \begin{array}{l} \frac{3}{4} \cdot \frac{V_{pk}^2 \cdot (2 \cdot D)}{V_o \cdot L_{eq} \cdot f_s} \cdot \hat{d}(s) \\ - \frac{3}{4} \cdot \frac{V_{pk}^2 \cdot D^2}{V_o^2 \cdot L_{eq} \cdot f_s} \cdot \hat{v}_o(s) \end{array} \right\} = \left\{ \begin{array}{l} C_o \cdot s \cdot \hat{v}_o(s) \\ + \frac{\hat{v}_o(s)}{R_o} \end{array} \right\} \quad (13)$$

Logo, a função transferência em pequenos sinais é apresentada por (14), considerando k de acordo a equação (2). Observa-se que a função de transferência obtida é de 1ª ordem.

$$\frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{\frac{3 \cdot V_{pk}^2 \cdot D}{V_o \cdot k \cdot R_o \cdot C_o}}{s + \frac{2 \cdot V_o^2 \cdot k + 3 \cdot V_{pk}^2 \cdot D^2}{2 \cdot V_o^2 \cdot k \cdot R_o \cdot C_o}} \quad (14)$$

4.2 Validação do Modelo

Baseado nas especificações de projeto que constam na Tabela 1, foram calculados os valores dos componentes passivos e dos parâmetros básicos como apresentado na Tabela 2. Para mais detalhes sobre o dimensionamento da estrutura de potência, as equações de projeto dos componentes podem ser observadas nos trabalhos de Assunção e Illa Font (Assunção, 2015).

Tabela 1. Especificações de Projeto.

Especificação	Valor
Tensão de fase da alimentação (V_{pk})	180 V
Tensão de saída (V_o)	200 V
Potência de saída (P_o)	1,5 kW
Frequência da alimentação trifásica (f_r)	60 Hz
Frequência de comutação (f_s)	50 kHz
Ondulação da corrente em L_1 ($\Delta i_{in\%}$)	17 %
Ondulação da tensão em C_1 ($\Delta v_{Cin\%}$)	15 %
Ondulação da tensão de saída ($\Delta v_{o\%}$)	1 %

Tabela 2. Valores dos Parâmetros e dos Componentes.

Parâmetro/Componente	Valor
Ganho estático (M)	1,11
Relação de espiras (n)	0,5
Parâmetro k	0,217
Razão cíclica (D)	0,422
Carga (R_o)	26,67 Ω
Indutores de entrada (L_1 , L_2 e L_3)	1,61 mH
Indutores de saída (L_4 , L_5 e L_6)	59,89 μ H
Capacitores de entrada (C_1 , C_2 e C_3)	2,54 μ F
Capacitor de saída (C_o)	53,63 μ F

A função de transferência de um conversor descreve matematicamente seu comportamento dinâmico, assim um controlador poderá ser matematicamente projetado para atender as especificações de projeto. Se uma planta não for bem descrita, o controle projetado não levará ao resultado esperado, ou ainda, poderá levar essa planta à instabilidade.

Deste modo, com o objetivo de validar a correta representação do sistema através da função transferência, equacionada anteriormente por (14), substituem-se suas variáveis pelos valores especificados de projeto, pelos parâmetros básicos e componentes apresentados nas Tabelas 1 e 2. Esta substituição resulta em (15).

$$\frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{6,608 \cdot 10^5}{s + 1.396 \cdot 10^3} \quad (15)$$

Por meio de simulação numérica, uma perturbação no sinal de controle, ou seja, na razão cíclica, é aplicada tanto ao conversor quanto na função transferência de (15). Para verificar a dinâmica do sistema, uma variação de aproximadamente 5% do valor nominal da razão cíclica é aplicada. Ou seja, aplica-se inicialmente uma razão cíclica de 0,422, passando por um degrau de subida, onde esta passa a ser 0,443 em 0,11 segundos e, por fim, em 0,14 segundos retorna a 0,422. Este teste pode ser visualizado na Figura 8.

Nota-se que a dinâmica da planta, desconsiderando a ondulação em alta frequência, e da FT são semelhantes, se distinguindo apenas pelo deslocamento. A tensão de saída do conversor possui um acréscimo proporcional à ondulação dos capacitores de entrada, uma vez que esta não foi levada em consideração no equacionamento do ganho estático. Isso pode ser comprovado pela Figura 9, onde os valores dos capacitores de entrada são cinco vezes maiores.

Analisando-se as formas de onda da Figura 9, conclui-se que o modelo obtido possui uma resposta dinâmica adequada para ser realizado o projeto do controlador.

Esta análise simplificada foi utilizada em conversores SEPIC com elevada capacitância de saída (Tibola, 2013) (Costa, 2015) (Hirth, 2015). Em Costa (Costa, 2015) e Hirth (Hirth, 2015), os retificadores SEPIC são monofásicos e não isolados e o critério de projeto utilizado para dimensionar o capacitor de saída foi o de *hold-up time* (também poderia se utilizar o critério de ondulação em baixa frequência, uma vez que pela ondulação de potência, aparece uma componente de 120 Hz na saída do retificador). Ambos os critérios resultam em elevadas capacitâncias para o capacitor de saída, o que implica na utilização de capacitores eletrolíticos para o dimensionamento do capacitor de saída.

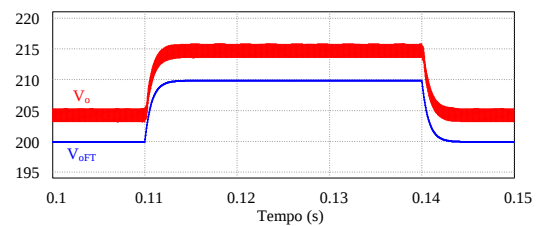


Figura 8. Tensão de saída do conversor e tensão de saída da FT para uma variação de 5% da razão cíclica

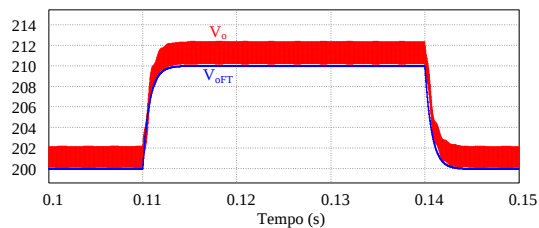


Figura 9. Tensão de saída do conversor e tensão de saída da FT com o valor dos capacitores de entrada cinco vezes maior para uma variação de 5% da razão cíclica

Em Tibola (Tibola, 2013), o retificador SEPIC estudado é trifásico e isolado e o critério de projeto utilizado para dimensionar o capacitor de saída foi o de *hold-up time*. Novamente, a implementação prática foi realizada utilizando capacitores eletrolíticos.

Para o retificador trifásico SEPIC isolado deste trabalho, dimensionou-se o capacitor de saída pelo critério de ondulação em alta frequência. Nos retificadores trifásicos, pelo fato de a potência de saída ser constante, não aparecem componentes de baixa frequência na corrente que passa pelo capacitor de saída, desde de que o sistema trifásico seja simétrico e equilibrado.

Na prática, o sistema trifásico que alimenta o retificador não será simétrico. Porém, se a assimetria for pequena o suficiente, as componentes de baixa frequência que aparecem na saída são de baixo valor e capacitores de filme podem ser utilizados. Considera-se que a análise para o projeto do capacitor de saída com o retificador operando com assimetria das tensões de entrada como escopo para trabalhos futuros.

Do ponto de vista de modelagem, a utilização de elevadas capacitâncias na saída configura um polo dominante na função de transferência. Neste artigo mostra-se que a simplificação de representar a saída do retificador por fontes de corrente alimentando o circuito RC de saída ainda é válida para um retificador com baixo valor de capacitância na saída.

5 Resultados Experimentais

De acordo com o projeto realizado, um protótipo foi confeccionado e sua fotografia é apresentada na Figura 10. Os componentes utilizados no protótipo foram: transistores C2M0040120D; diodos MUR860; capacitores de entrada 2,2 $\mu\text{F}/275\text{ V}$; capacitor de saída 2 x 40 $\mu\text{F}/250\text{ V}$; indutores de entrada 1,61 mH/núcleo toroidal 0088083A7 e indutores de saída 59,89 μH /núcleo EE 55/28/21 C390.

Na Figura 11 apresentam-se as correntes de entrada e uma tensão de entrada para o conversor operando com potência nominal e em malha aberta. Observa-se que a corrente da fase “a” está em fase com a respectiva tensão de alimentação e que as correntes estão defasadas de 120° entre si. A THD (*Total Harmonic Distortion*) da corrente da fase “a” é aproximadamente 4,234% e o fator de potência 0,998.

Dois degraus de carga foram aplicados ao conversor, a fim de validar o modelo e o projeto de controle. As especificações do teste em malha fechada foram: $V_{\text{pk}} = 100\text{ V}$; $V_o = 100\text{ V}$; degrau 1 de 285 W para 400 W; degrau 2: 400 W para 285 W. Os resultados desses testes podem ser verificados nas Figuras 12 e 13.

Observa-se que a tensão de saída é controlada em ambos os degraus de carga. Com um sobressinal de aproximadamente 10 V no segundo degrau, obtém-se um *overshoot* de 10% e um tempo de acomodação de 20 ms.

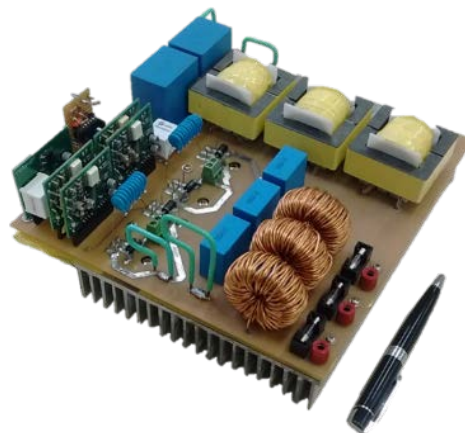


Figura 10. Protótipo do conversor CA-CC trifásico de estágio único com elevado fator de potência

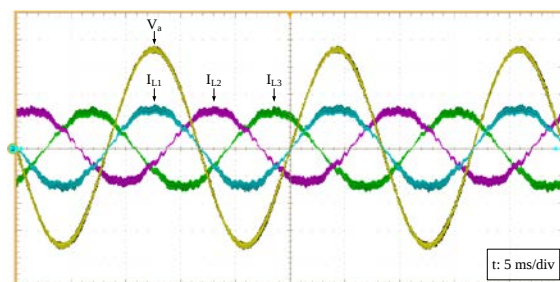


Figura 11. Correntes de entrada I_{L1} , I_{L2} e I_{L3} (5 A/div) e tensão de fase da entrada V_a (50 V/div)

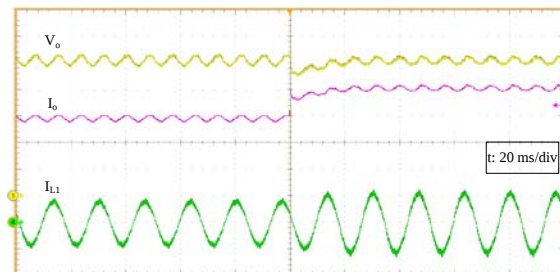


Figura 12. Resposta ao degrau 1: tensão de saída (20 V/div), corrente de saída (1 A/div) e uma corrente de entrada (3 A/div)

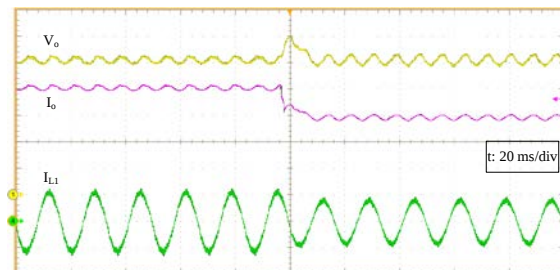


Figura 13. Resposta ao degrau 2: tensão de saída (20 V/div), corrente de saída (1 A/div) e uma corrente de entrada (3 A/div)

6 Conclusão

O trabalho apresenta um conversor de estágio único com baixo número de componentes, elevado FP, circuito de potência e controle simples,

acarretando em baixo custo, com alta confiabilidade e robustez.

Apresenta-se uma análise simplificada do modelo dinâmico, que é validada por apresentar uma resposta semelhante ao conversor simulado. A função de transferência obtida é de primeira ordem enquanto que o conversor trifásico apresenta dez elementos armazenadores de energia.

Um protótipo de 1,5 kW foi projetado, confeccionado e testado. Os resultados experimentais mostram que o retificador apresenta elevado fator de potência e controle da tensão de saída.

Agradecimentos

Os autores agradecem à CAPES pela sua contribuição neste trabalho na forma de Bolsas de Mestrado concedida aos Engs. Gabriel de Oliveira Assunção e Marcos Vinícius Mosconi Ewerling.

Referências Bibliográficas

- Assunção, G. O. and Illa Font, C. H., (2015). Three-Phase High Power Factor Single-Stage AC/DC DCM SEPIC Converter with Bidirectional Switches. IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC), pp. 1-6.
- Ayyanar, R., Mohan, N. and Sun, J., (2000). Single-Stage Three-Phase Power-Factor-Correction Circuit Using Three Isolated Single-Phase SEPIC Converters Operating in CCM. Power Electronics Specialist Conference (PESC), Vol. 1, pp. 353-358.
- Costa, P. J. S., (2015). Retificadores SEPIC Monofásicos e Trifásicos Aplicados no Processamento da Energia Elétrica Proveniente de Aerogeradores de Pequeno Porte. Dissertação (mestrado) - Programa de Pós-Graduação em Engenharia Elétrica, Universidade Tecnológica Federal do Paraná, Ponta Grossa, 168 f.
- Erickson, R. W. and Maksimovic, D., (2001). Fundamentals of Power Electronics. 2 ed. New York: Kluwer Academic.
- Fuerback, A. L., Postiglione, C. S., Heldwein, M. L. and Perin, A. J., (2014). Three-/Phase-/Level Single-Stage NPC-Based Rectifier Integrating a Simple DCM PFC Technique. International Conference and Exhibition for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, PCIM South America, pp. 1 - 4.
- Greff, D. S., Da Silva, R., Mussa, S. A., Perin, A. J. and Barbi, I. (2008). A Three-phase Buck Rectifier with High-frequency Isolation by Single-Stage. Power Electronics Specialist Conference (PESC), pp. 1129 - 1133.
- Hirth, M. P., (2015). Conversor CA-CC Monofásico de Estágio Único Empregando o Conversor SEPIC com Interruptores do Lado CA. Dissertação (mestrado) - Programa de Pós-Graduação em Engenharia Elétrica, Universidade Tecnológica Federal do Paraná, Ponta Grossa, 118 f.
- IEA (2016). Trends 2016 in Photovoltaic Applications. Disponível em: <http://www.iea-pvps.org/fileadmin/dam/public/report/national/Trends_2016_-_mr.pdf>. Acesso em: 27 de dez. 2017.
- Kamnarn, U. and Chunkag, V., (2009). Analysis and Design of a Modular Three-Phase AC-to-DC Converter using CUK Rectifier Module with Nearly Unity Power Factor and Fast Dynamic Response. IEEE Transactions on Power Electronics, Vol. 24, No. 8, pp. 2000 - 2012.
- Kolar, J. W., Drofenik, U. and Zach, F. C., (1999). VIENNA Rectifier II - A Novel Single-Stage High-Frequency Isolated Three-Phase PWM Rectifier System. IEEE Transactions on Industrial Electronics, Vol. 46, No. 4, pp. 674 - 691.
- Silva, M., Hensgens, N., Oliver, J., Alou, P., Garcia, O. and Cobos, J. A., (2014). Isolated Swiss-Forward Three-Phase Rectifier for Aircraft Applications. IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 951 - 958.
- Tibola, G., (2013). Conversor CA-CC Trifásico em Estágio Único com Isolamento em Alta Frequência Baseado no Conversor CC-CC SEPIC Operando no Modo De Condução Descontínuo. Tese (doutorado) - Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal de Santa Catarina, Centro Tecnológico. Florianópolis, 239 f.
- Tibola, G. and Barbi, I., (2013). Isolated Three-Phase High Power Factor Rectifier Based on the SEPIC Converter Operating in Discontinuous Conduction Mode. IEEE Transactions on Power Electronics, Vol. 28, No. 11, pp. 4962-4969.
- Vieira, J. L. F., Oliver, J. A., Alou, P. and Cobos, J. A., (2014). Power Converter Topologies for a High Performance Transformer Uectifier unit in Aircraft Applications. IEEE/IAS International Conference on Industry Applications (INDUSCON), pp. 1 - 8.
- Wijeratne, D. S. and Moschopoulos, G., (2014). A Comparative Study of Two Buck-Type Three-Phase Single-Stage AC-DC Full-Bridge Converters. IEEE Transactions on Power Electronics, Vol. 29, No. 4, pp. 1632 - 1645.
- Yang, L. S., Liang, T. J., Chen, J. F. and Lin, R. L., (2008). Analysis and Design of a Novel, Single-Stage, Three-Phase AC/DC Step-Down Converter with Electrical Isolation. IET Power Electronics, Vol. 1, No. 1, pp. 154 - 163.
- Young, C. M. and Wu, C. C., (2002). Single-Stage Two-Switch Three-Phase Rectifier for Up-Down AC-DC Conversion. Electronics Letters, Vol. 38, No. 22, pp. 1377 - 1378.
- Zhang, J., Jovanovic, M. M. and Lee, F. C., (1999). Comparison Between CCM Single-Stage and Two-Stage Boost PFC Converters. IEEE Applied Power Electronics Conference and Exposition (APEC), Vol. 1, pp. 335 - 341.