

## ANÁLISE COMPARATIVA ENTRE TÉCNICAS DE CONTROLE APLICADAS AO CONVERSOR SEPIC PFC NO MODO DE CONDUÇÃO DESCONTÍNUO

THIAGO M. DE SOUZA\*, LENIN M. F. MORAIS\*, SELEME I. S. JÚNIOR\*, ARTHUR H. R. ROSA\*

\*Programa de Pós-Graduação em Engenharia Elétrica - PPGEE  
Universidade Federal de Minas Gerais - UFMG  
Av. Antônio Carlos, 6627, 31270-901, Belo Horizonte, MG, Brasil

Emails: thiagomsouza2009@gmail.com, lenin@cpdee.ufmg.br, seleme@cpdee.ufmg.br, arthurcpdee@gmail.com

**Abstract**— In this paper a comparative analysis between two control techniques is made for the *Single Ended Primary Inductance Converter* (SEPIC) PFC in the discontinuous conduction mode (DCM). The first applies the classic linear approach to regulate the control loop. In the other technique, this control is made by the state feedback linearization (SFL) of the dc-dc converter's state-space averaging model. In order to compare the performance of these control techniques, numerical simulations were made in *software* PSIM for nominal conditions and for disturbances in the operation, analyzing the power factor(PF) at the ac side, the harmonic distortion (THD) of the input current and the voltage regulation at the dc side.

**Keywords**— Control, dc-dc Converter, Power Factor Correction.

**Resumo**— Neste trabalho, uma análise comparativa entre duas técnicas de controle é realizada para o *Single Ended Primary Inductance Converter* (SEPIC) PFC no modo de operação descontínuo (DCM). A primeira delas aplica a abordagem linear clássica para regular a malha de controle. Na outra técnica, essa regulação é realizada através da linearização por realimentação de estados (SFL) do modelo médio do conversor cc-cc em espaço de estados. No intuito de comparar a performance dessas técnicas de controle, simulações numéricas foram realizadas no *software* PSIM tanto para a condição nominal quanto para distúrbios na operação, analisando-se o fator de potência (FP) do lado ca, a distorção harmônica (THD) da corrente de entrada e a regulação da tensão do lado cc.

**Palavras-chave**— Controle, Conversor cc-cc, Correção do Fator de Potência.

### 1 Introdução

As fontes chaveadas off-line convencionais usualmente apresentam no estágio de entrada apenas um retificador a diodos de onda completa e um grande filtro capacitivo. Esse circuito de entrada opera com elevada distorção harmônica na corrente de entrada, baixo fator de potência - FP (0,5-0,7) e, normalmente, não atende às normas regulamentadoras, como, por exemplo, a importante norma internacional IEC 61000-3-2. Dentre as possíveis alternativas para melhorar o desempenho das fonte chaveada, grande destaque é dado ao emprego de um conversor cc-cc destinado à criação de um estágio de correção do fator de potência - PFC (do inglês, *Power Factor Correction*), como mostra a Fig.(1). Essa solução possibilita criar retificadores quase ideais (emula um resistor) e ainda atingir uma regulação de tensão, corrente ou potência na saída do conversor.

Várias topologias de conversores usados na correção do fator de potência estão presentes na literatura. Dentre elas, a topologia mais popular é o conversor boost. No entanto, esse conversor possui algumas desvantagens nesse tipo de aplicação:

- Tensão de saída relativamente elevada (pelo menos igual ao valor de pico da tensão da fonte ca), que pode gerar estresse por sobre tensão nos interruptores;
- Dificuldade na implementação de uma iso-

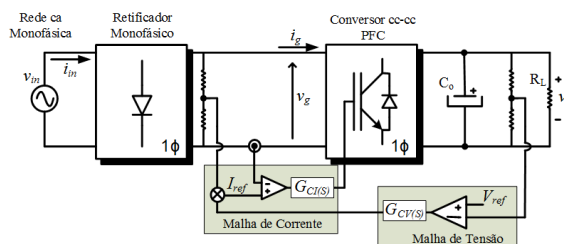


Figura 1: Diagrama esquemático de um sistema de retificação ca-cc com estágio de correção do fator de potência.

lação entre a entrada e a saída;

- Ausência do controle de sobre carga e sobre corrente devido à inexistência de uma chave série entre a entrada e a saída;
- Incapacidade de start-up.

Contudo, as topologias Cuk e SEPIC superam essas desvantagens apresentadas pelo conversor boost PFC, as quais passam a ser uma boa escolha em aplicações nas quais deseja-se corrigir o fator de potência do sistema.

Neste trabalho, são apresentadas as características da operação, a modelagem e o sistema de controle do conversor SEPIC PFC em DCM. Além disso, uma análise comparativa entre duas técnicas de controle será realizada para esse conversor. A primeira delas aborda a técnica linear clássica baseada no modelo de pequenos sinais e

a outra é fundamentada na abordagem da linearização por realimentação de estados (SFL). No intuito de analisar a operação do conversor SEPIC PFC, simulações numéricas foram realizadas no *software Physical Security Information Management* (PSIM) tanto para a condição nominal quanto para distúrbios na operação desse conversor, analisando-se o fator de potência (FP) do lado ca, a distorção harmônica (THD) da corrente de entrada e a regulação da tensão do lado cc.

## 2 Conversor SEPIC PFC em DCM

### 2.1 Características do Conversor PFC

Em aplicações de correção do fator de potência, como mostra a Fig.(2) para o conversor SEPIC PFC, a tensão e a corrente na entrada desse conversor podem ser descritas, respectivamente, da seguinte maneira:

$$v_g = V_{in}|\text{sen}(wt)| \quad (1)$$

$$i_{L1} = I_{in}|\text{sen}(wt)| \quad (2)$$

onde  $V_{in}$  e  $I_{in}$  são os valores das amplitudes dessas grandezas e  $w$  é a frequência angular da rede ca.

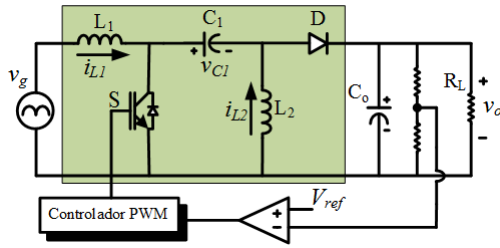


Figura 2: Conversor SEPIC PFC.

Por outro lado, a tensão de saída  $v_o$  permanece praticamente constante ao longo de cada meio ciclo da rede devido à presença do grande capacitor de saída  $C_o$ . Desse modo, essa tensão pode ser aproximada de um valor constante  $v_o \simeq V_o$ .

Além disso, o conversor PFC trabalha sob condições muito especiais, onde a transformação de tensão cc nominal  $m_{(wt)}$  e a carga  $r_{(wt)}$  “vista” pelo conversor em cada período da rede são dadas por (Simonetti et al., 1992):

$$m(wt) = \frac{v_o}{v_g} \simeq \frac{V_o}{V_{in}|\text{sen}(wt)|} = \frac{M}{|\text{sen}(wt)|} \quad (3)$$

$$r(wt) = \frac{R}{2\text{sen}^2(wt)} \quad (4)$$

onde essas grandezas variam constantemente de um valor mínimo  $M$  e  $R/2$  (em  $wt = \pi/2$ ) até o infinito (em  $wt = k\pi$ , com  $k = 0, 1, 2, 3, \dots$ ) em cada meio ciclo da frequência da rede. Tais características se estendem a qualquer tipo de conversor cc-cc usado como PFC.

### 2.2 Análise da Operação

Os detalhes da operação do conversor SEPIC em DCM são mostrados na Fig.(3). Observa-se nessa figura que existem três configurações na operação desse conversor, as quais dependem dos estados da chave semicondutora  $S$  e do diodo  $D$ . A terceira configuração (c) evidencia o modo de operação descontínuo, o qual é caracterizado pelo anulamento da corrente drenada através do diodo. Tal fato se deve à inversão numa das correntes dos indutores do conversor, que também se igualará em intensidade à corrente do outro indutor de modo que a soma dessas correntes ( $i_{L1} + i_{L2}$ ) tornar-se nula durante um pequeno intervalo de tempo. Caso a soma dessas correntes seja sempre maior que zero ( $i_{L1} + i_{L2} > 0$ ) ao longo de todo o intervalo em que a chave permanece aberta, existirá uma corrente através do diodo e apenas as configurações (a) e (b) serão observadas, o que representará a operação do conversor no modo contínuo.

Segundo (Kanaan and Al-Haddad, 2005), essa operação do conversor SEPIC em DCM pode ser representada analiticamente pelo sistema de equações mostrado em (5), onde  $S_Q$  e  $\theta_{(L1+L2)}$  representam a função de chaveamento e a função de limiar, respectivamente. Essas funções são apresentadas em (6) e (7), sendo  $z = i_{L1} + i_{L2}$ . Além disso,  $\bar{S}_Q$  e  $\bar{\theta}_{(z)}$  são seus respectivos complementos.

$$\begin{cases} \bullet L_1 \frac{di_{L1}}{dt} = S_Q \cdot v_g + \bar{S}_Q \cdot \theta_{(z)} \cdot (v_g - v_{c1} - v_o) + \bar{S}_Q \cdot \bar{\theta}_{(z)} \cdot \frac{L_1}{L_1 + L_2} \cdot (v_g - v_{c1}) \\ \bullet L_2 \frac{di_{L2}}{dt} = S_Q \cdot v_{c1} - \bar{S}_Q \cdot \theta_{(z)} \cdot v_o - \bar{S}_Q \cdot \bar{\theta}_{(z)} \cdot \frac{L_2}{L_1 + L_2} \cdot (v_g - v_{c1}) \\ \bullet C_1 \frac{dv_{C1}}{dt} = \bar{S}_Q \cdot i_{L1} - S_Q \cdot i_{L2} \\ \bullet C_o \frac{dv_o}{dt} = \bar{S}_Q \cdot \theta_{(z)} \cdot (i_{L1} + i_{L2}) - i_o \end{cases} \quad (5)$$

$$S_Q = \begin{cases} 0, & \text{para chave fechada} \\ 1, & \text{para chave aberta} \end{cases} \quad (6)$$

$$\theta(z) = \begin{cases} 0, & \text{se } z \leq 0 \\ 1, & \text{se } z > 0 \end{cases} \quad (7)$$

Aplicando agora a técnica de modelagem em espaço de estados aos valores médios das variáveis mostradas em (5) para a operação do conversor SEPIC em DCM, obtém-se o modelo médio de baixa frequência desse conversor:

$$\begin{cases} \bullet L_1 \frac{di_{L1}}{dt} = v_g - (1-d) \cdot (v_{c1} + v_o) + (1-d) \cdot \frac{L_1}{L_1 + L_2} \cdot (v_g - v_{c1}) \\ \bullet L_2 \frac{di_{L2}}{dt} = d \cdot v_{c1} - (1-d) \cdot v_o - (1-d) \cdot \frac{L_2}{L_1 + L_2} \cdot (v_g - v_{c1}) \\ \bullet C_1 \frac{dv_{C1}}{dt} = (1-d) \cdot i_{L1} - d \cdot i_{L2} \\ \bullet C_o \frac{dv_o}{dt} = (1-d) \cdot (i_{L1} + i_{L2}) - i_o \end{cases} \quad (8)$$

onde  $d$  é o ciclo de trabalho da chave semicondutora.

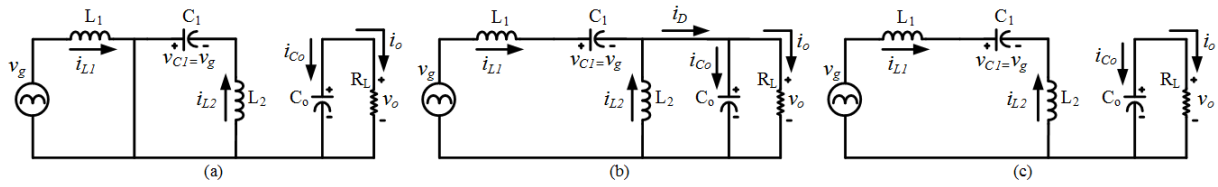


Figura 3: Configuração elétrica da operação do conversor SEPIC em DCM: (a) chave fechada, (b) chave aberta e diodo em condução e (c) chave aberta e diodo bloqueado.

De acordo com (Simonetti et al., 1992), a corrente média na saída do conversor SEPIC em DCM para meio ciclo da rede ca e a corrente ca nessa própria rede são calculadas, respectivamente, da seguinte forma:

$$I_o = \frac{V_{in}^2 d^2 T_S}{4L_{eq}v_o} \quad (9)$$

$$i_{in} = I_{in} \sin(\omega t) \quad (10)$$

onde  $L_{eq}$  é a indutância equivalente resultante da associação em paralelos dos indutores do conversor SEPIC e  $I_{in}$  é dado por:

$$I_{in} = \frac{V_{in} d^2 T_S}{2L_{eq}} \quad (11)$$

Quanto à escolha dos elementos reativos do circuito de potência do conversor SEPIC PFC em DCM abordado neste trabalho, a qual é diretamente influenciada pelo modo de operação desse conversor, ela foi fundamentada no trabalho (Simonetti et al., 1997). A partir dessa referência, foram calculados os valores dos elementos do circuito de potência do conversor SEPIC, os quais são mostrados na Tab.(1) juntamente com as características do projeto desse conversor.

Tabela 1: Especificações do projeto.

| Parâmetros                       | Valor        | Unid.      |
|----------------------------------|--------------|------------|
| Tensão da fonte ca ( $v_{in}$ )  | 127          | $V_{RMS}$  |
| Freq. da fonte ca ( $f$ )        | 60           | $Hz$       |
| Pot. nominal ( $P_{nom}$ )       | 100          | $W$        |
| Tensão de saída ( $V_o$ )        | 100          | $V$        |
| Carga resistiva ( $R_L$ )        | 100          | $\Omega$   |
| Freq. de chaveamento ( $f_s$ )   | 50           | $kHz$      |
| Corrente de ripple ( $I_{rip}$ ) | 20% $I_{in}$ | $A$        |
| Indutores ( $L_1/L_2$ )          | 4/100        | $mH/\mu H$ |
| Capacitores ( $C_1/C_o$ )        | 470/330      | $nF/\mu F$ |

### 2.3 Modelagem do Conversor SEPIC

A abordagem CIECA (do inglês, *Current Injected Equivalent Circuit Approach*), proposta em (Chetty, 1981), simplifica a modelagem do conversor SEPIC em DCM devido à algumas de suas características:

- Simples e clara, independente do modo de operação do conversor (CCM ou DCM);

- Resulta num circuito equivalente com características muito próximas às do conversor real;

- O circuito equivalente pode ser usado de forma direta em previsões digitais (SPICE, Matlab, PSIM e outros).

No desenvolvimento da abordagem CIECA, o primeiro passo consiste em identificar a parte não linear do circuito do conversor (que contém a chave) e linearizá-la, o que é feito a partir do cálculo da corrente média que a atravessa. Tal fato torna simples a aplicação dessa abordagem e o resultado final da modelagem é um conjunto de equações de pequenos sinais, que representam as relações de transferência do conversor, ou um modelo de circuito equivalente linear para o conversor não linear.

As propriedades dinâmicas do conversor são determinadas a partir da introdução de uma variação de pequeno sinal ca sobre o ponto de operação em regime permanente, onde os valores de pequenos sinais são considerados muito menores do que os valores das grandezas em regime:  $d = \bar{D} + \tilde{d}$ ,  $V_{in} = \bar{V}_{in} + \tilde{v}_{in}$ ,  $v_o = \bar{V}_o + \tilde{v}_o$ ,  $I_{in} = \bar{I}_{in} + \tilde{i}_{in}$  e  $i_o = \bar{I}_o + \tilde{i}_o$ , onde “-” indica o valor em regime e “~” representa a perturbação de pequeno sinal introduzida.

Aplicando essas perturbações em (9), que retrata o valor da corrente de saída em regime, e negligenciando os termos não lineares de segunda ordem, resulta em:

$$\tilde{i}_o = j_2 \tilde{d} + g_2 \tilde{v}_{in} - \frac{1}{r_2} \tilde{v}_o \quad (12)$$

onde:  $j_2 = \frac{\bar{V}_{in}^2}{\bar{V}_o} \frac{\bar{D} T_S}{2L_{eq}}$ ,  $g_2 = \frac{\bar{V}_{in}}{\bar{V}_o} \frac{\bar{D}^2 T_S}{2L_{eq}}$  e  $r_2 = \frac{\bar{V}_o}{\bar{I}_o}$ .

Utilizando-se essas mesmas perturbações em (11), segue que:

$$\tilde{i}_{in} = j_1 \tilde{d} + \frac{1}{r_1} \tilde{v}_{in} \quad (13)$$

onde:  $j_1 = \frac{\bar{V}_{in} \bar{D} T_S}{L_{eq}}$  e  $r_1 = \frac{2L_{eq}}{\bar{D}^2 T_S}$ .

As expressões (12) e (13) representam o modelo de pequenos sinais de baixa frequências do conversor SEPIC. Elas também são usadas para obter o circuito equivalente de pequenos sinais desse conversor, o qual é representado na Fig.(4). A partir desse circuito equivalente, pode-se obter as funções de transferências desejadas do conversor SEPIC. Além disso, vale a pena ressaltar

que a impedância equivalente de pequeno sinal da carga ( $Z_{carga}$ ) nesse modelo depende diretamente da carga à qual o conversor PFC está conectado. No caso deste trabalho, que faz uso de uma carga puramente resistiva ( $R_L$ ), a impedância equivalente de pequeno sinal será considerada igual à própria carga, ou seja,  $Z_{carga} = R_L$ .

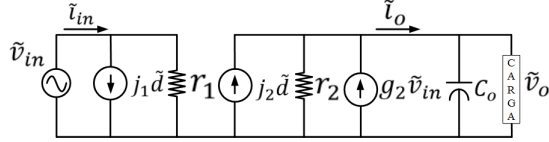


Figura 4: Circuito equivalente de pequenos sinais do conversor SEPIC PFC.

### 3 Sistema de Controle

Diversas técnicas de controle para os conversores chaveados são apresentadas na literatura e neste trabalho é realizado uma comparação entre o desempenho de duas delas aplicadas ao conversor SEPIC PFC em DCM: a abordagem tradicional, com o uso de um controlador Proporcional-Integral (PI), e a técnica de característica não linear baseada na linearização por realimentação de estados - SFL (do inglês, *State Feedback Linearization*).

Quando se trata do sistema de controle dos conversores cc-cc usados como PFC, existem duas abordagens principais: a multiplicativa e a seguidor de tensão, as quais são abordadas em (Simonetti et al., 1992). No caso da operação do conversor SEPIC PFC em DCM, existe uma característica de correção do fator de potência intrínseca à essa operação, o que simplifica o sistema de controle devido à necessidade em controlar-se apenas a tensão de saída desse conversor.

Na abordagem linear tradicional, o sistema de controle se resume à uma única malha de tensão, a qual foi representada na Fig.(2). Esse sistema de controle também pode ser representado na forma de diagramas de blocos da Fig.(5), onde o conversor SEPIC e o controlador PWM (do inglês, *Pulse-Width Modulation*) foram substituídos por suas respectivas funções de transferências:  $G_{vd(s)}$  e  $G_{C(s)}$ . Os demais blocos desse diagrama correspondem à amplitude da onda triangular  $V_M$  e ao ganho do sensor de tensão  $H(s)$ .

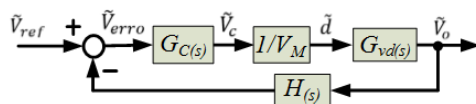


Figura 5: Diagrama de blocos do sistema de controle em modo tensão.

O projeto do controlador PWM do tipo Proporcional-Integral (PI) em modo tensão foi realizado com a técnica clássica no domínio da

frequência apresentada em (Erickson and Maksimovic, 2007). Essa técnica de projeto do controlador PWM utiliza a função de transferência  $G_{vd(s)}$ , que relaciona a tensão de saída com o ciclo de trabalho. Tal função de transferência, obtida do circuito equivalente de pequenos sinais da Fig.(4), é mostrada a seguir:

$$G_{vd(s)} = \frac{j_2}{C_o s + \left( \frac{1}{r_2} + \frac{1}{R_L} \right)} \quad (14)$$

Além disso, essa abordagem clássica de ajuste do controlador PI é fundamentada na definição da Função de Transferência da Malha  $T(s)$ , a qual é dada por:

$$T(s) = H(s) G_{C(s)} G_{vd(s)} / V_M \quad (15)$$

Já no caso da abordagem SFL, ocorre uma linearização da dinâmica não linear do sistema por realimentação de estados, a qual é aplicada a todo o domínio do espaço de estado com exceção de alguns pontos singulares, ou seja, é global. Com isso, essa abordagem se diferencia da linearização na vizinhança de um ponto de equilíbrio, a qual foi utilizada para construir o modelo equivalente da Fig.(4).

O projeto do sistema de controle na abordagem SFL é realizado com o auxílio de uma mudança de variável, a qual evidencia a estrutura do controlador projetado (Khalil and Grizzle, 1996). Além disso, a lei de controle nessa abordagem baseia-se no conhecimento do modelo médio do conversor, o qual foi apresentado em (8). Em relação à esse modelo, observa-se que o sistema apresenta grau relativo 1. Tal fato possibilita a derivação da lei de controle da corrente a partir da primeira equação desse modelo médio:

$$d = \frac{(L_1 v_i - v_g)(L_1 + L_2)}{(L_1 + L_2)(v_{c1} + V_o) + L_1(v_{c1} - v_g)} + 1 \quad (16)$$

sendo:

$$d = \frac{1}{2} \left( 1 + \frac{u_i}{V_M} \right) \quad (17)$$

onde  $u_i$  é a saída do controlador SFL,  $V_M$  corresponde à amplitude da onda triangular e  $v_i$  é a nova variável, dada por:

$$v_i = \frac{i_{L1}^*}{dt} - K(i_{L1} - i_{L1}^*) \quad (18)$$

Ademais, devido aos possíveis erros em regime causados pelas incertezas paramétricas e no intuito de regular a tensão de saída no valor desejado  $V_o^*$ , faz-se necessário a introdução de uma ação integral, a qual é representada da seguinte forma:

$$V_o = -K_{int} \int_0^t (v_o - V_o^*) dt \quad (19)$$

Por fim, a Fig.(6) mostra o sistema de controle na abordagem SFL. Nessa figura, a função

$T$  representa a relação entre a variável auxiliar  $v_i$  e a saída do controlador  $u_i$ . Tal função pode ser obtida com o auxílio das expressões (16) e (17).

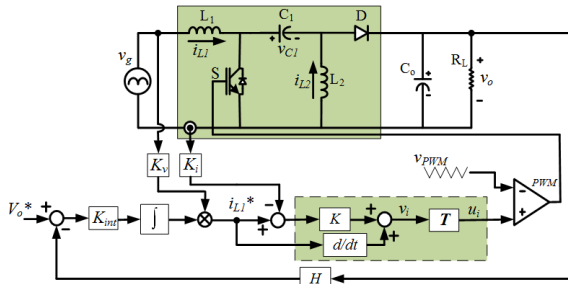


Figura 6: Diagrama de blocos do sistema de controle SFL.

#### 4 Resultados Numéricos

No intuito de verificar a performance dos sistemas de controle aplicados ao conversor SEPIC PFC em DCM, realizou-se simulações no *software* PSIM utilizando as especificações apresentadas na Tab.(1). Uma grandeza importante a ser calculada a partir dessas especificações é a função de transferência  $G_{vd}(s)$  mostrada em (14), a qual é dada numericamente por:

$$G_{vd}(s) = \frac{400}{0,016s + 1} \quad (20)$$

onde:  $j_2 = 8,06$  e  $r_2 = 99,20$ .

Essa função de transferência é de grande importância para o ajuste da malha de controle na abordagem clássica, a qual precisa ser suficientemente lenta de modo a evitar a injeção do segundo harmônico da saída na corrente de entrada, que resultaria no surgimento de uma expressiva componente harmônica de terceira ordem. Como sugerido em (Dixon, 1988), é necessário alocar a frequência de *crossover* da malha de controle pelo menos três vezes menor do que a frequência da fonte ca, o que torna esse sistema de controle naturalmente lento.

Haja visto isso, ajustou-se o controlador PI com a técnica clássica no domínio da frequência. As características desse sistema de controle são mostradas na Tab.(2) juntamente com os parâmetros do controle SFL.

Realizadas essas observações, o próximo passo consiste em analisar o fator de potência (FP) do lado ca, a distorção harmônica total (THD) da corrente de entrada e a regulação da tensão do lado cc no sistema simulado tanto para a condição nominal quanto para distúrbios na operação desse sistema.

A primeira análise foi realizada para a operação do conversor em regime à carga plena (100W), como mostra a Fig.(7 - a). Nessa figura é possível observar a característica de correção do fator de potência do conversor SEPIC PFC, o

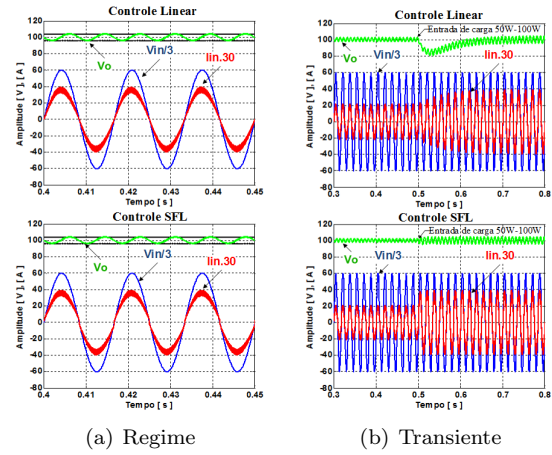


Figura 7: (a) Operação em regime à carga plena (100W) e (b) resposta transitória para uma variação de carga (50W – 100W).

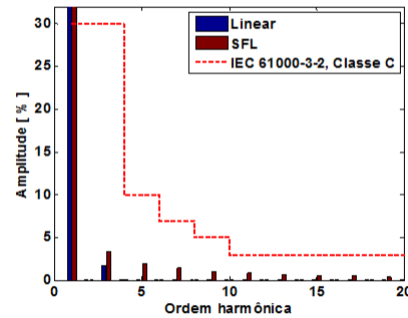
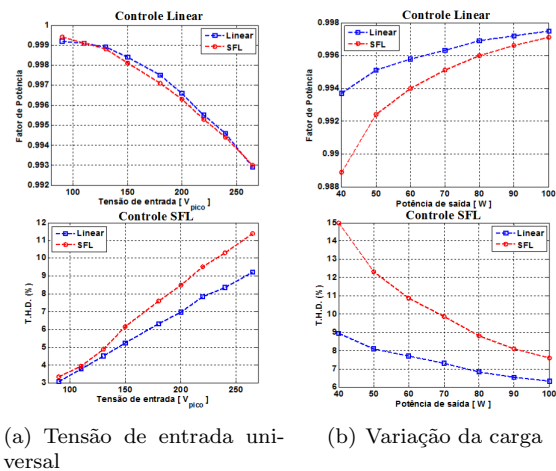


Figura 8: Comparação da corrente harmônica com os limites impostos pela IEC 61000 – 3 – 2.



(a) Tensão de entrada universal

(b) Variação da carga

Figura 9: Fator de potência e T.H.D. para: (a) tensão de entrada universal (90V-265V) e (b) diferentes valores da carga.

Tabela 2: Especificações dos sistemas de controle.

| Parâmetros                        | Valor | Unid. |
|-----------------------------------|-------|-------|
| Ampl. onda triangular ( $V_M$ )   | 1     | V     |
| Ganho sensor de tensão ( $H$ )    | 0.05  | —     |
| Ganho proporcional ( $K_{p,PI}$ ) | 0.2   | —     |
| Ganho integral ( $K_{i,PI}$ )     | 10    | —     |
| Ganho escalar ( $K_v$ )           | 1/180 | —     |
| Ganho escalar ( $K_i$ )           | 1     | —     |
| Ganho do controle SFL ( $K$ )     | 40000 | —     |
| Ganho integral SFL ( $K_{int}$ )  | 40    | —     |

qual apresenta alto fator de potência ( $Linear = 0,9975$ ;  $SFL = 0,9971$ ), baixo conteúdo harmônico ( $Linear = 6,33\%$ ;  $SFL = 7,60\%$ ) e ainda é capaz de manter a tensão de saída na referência de 100V dentro dos limites estimados no projeto nas duas abordagens do controle. O baixo conteúdo harmônico da corrente de entrada é melhor evidenciado na análise espectral mostrada na Fig.(8), onde nota-se que os valores obtidos nas duas abordagens de controle estão muito abaixo dos valores impostos pela norma IEC 61000-3-2, Classe C.

A Fig.(7 – b) mostra o comportamento dinâmico do conversor SEPIC para uma variação da carga de 50W para 100W. Como pode ser observada nessa figura, o conversor SEPIC é capaz de regular a tensão de saída em ambas as estratégias de controle, embora leve tempos diferentes para atingir essa regulação. No caso da abordagem linear, o conversor SEPIC gasta aproximadamente 120ms para realizar a regulação de tensão, permitindo que essa tensão diminua de aproximadamente 20V. Por outro lado, o conversor SEPIC conseguiu regular essa tensão de saída em menos de um ciclo da rede na abordagem SFL. Além disso, nessa abordagem não é verificado um sobre sinal de corrente ou tensão na regulação da tensão, superando a abordagem linear para esse quesito.

Por fim, é realizada uma análise do fator de potência e da distorção harmônica da corrente ca da entrada tanto para os valores da tensão de entrada universal (90 – 265V<sub>pico</sub>) à plena carga (100W) quanto para diferentes valores da carga conectada ao conversor SEPIC. A primeira delas é apresentada na Fig.(9 – a) e mostra que o conversor apresenta alto fator de potência e baixo conteúdo harmônico na corrente ca ao longo de toda a faixa de tensão da entrada universal nas duas abordagens de controle. No entanto, nota-se que a técnica linear apresenta uma ligeira superioridade quanto à essa análise. A outra análise é apresentada na Fig.(9-b) e, novamente, o conversor é capaz de manter um alto fator de potência e baixo conteúdo harmônico em ambas as abordagens de controle, agora para diferentes valores de cargas. Além disso, observa-se que existe uma superioridade mais evidente da abordagem linear nessa última análise frente aos diferentes valores da carga, a qual pode ser explicada pela distorção

na forma de onda da corrente na passagem por zero devido à presença de uma ação derivativa na abordagem do controle SFL.

## 5 Conclusões

A característica de correção do fator de potência intrínseca à operação em DCM inclui o conversor SEPIC num grupo particular de conversores. Além disso, o desempenho do sistema de controle projetado a partir do modelo criado na abordagem CIECA é satisfatório, revelando que essa modelagem é capaz de representar as reais características do conversor modelado. Por fim, verificou-se também a efetividade do tratamento não linear do sistema de controle, cuja lei de controle mostrou-se eficiente, sobre tudo para a regulação de tensão.

## Agradecimentos

O presente trabalho foi realizado com o apoio financeiro da CAPES - Brasil.

## Referências

- Chetty, P. R. K. (1981). Current injected equivalent circuit approach to modeling switching dc-dc converters, *IEEE Transactions on Aerospace and Electronic Systems*. vol.AES-17(6): 802–808.
- Dixon, L. H. (1988). High power factor preregulators for off-line power supplies, Vol. 6, Unintrod Massachusetts. USA, pp. 1–16.
- Erickson, R. W. and Maksimovic, D. (2007). *Fundamentals of power electronics*, 2 edn, Springer Science & Business Media. Boulder, Colorado.
- Kanaan, H. Y. and Al-Haddad, K. (2005). A novel averaged-model-based control of a sepic power factor corrector using the input/output feedback linearization technique, *IEEE Transactions on Power Electronics Specialists Conference*. vol.36: 565–571.
- Khalil, H. K. and Grizzle, J. W. (1996). *Nonlinear systems*, 3 edn, Prentice hall. New Jersey.
- Simonetti, D. S. L., Sebastian, J., Dos Reis, F. S. and Uceda, J. (1992). Design criteria for sepic and cuk converters as power factor preregulators in discontinuous conduction mode, *IEEE Transactions on Power Electronics and Motion Control*. vol.1: 283–288.
- Simonetti, D. S. L., Sebastian, J. and Uceda, J. (1997). The discontinuous conduction mode sepic and cuk power factor preregulators: analysis and design, *IEEE Transactions on Industrial Electronics*. vol.44(5): 630–637.