

UTILIZAÇÃO DO MODELO DO INTERRUPTOR PWM NA ANÁLISE DE PEQUENOS SINAIS DE UM CONVERSOR *BUCK* 3SSC OPERANDO EM MODO DE CONDUÇÃO CONTÍNUA

WESLEY H. MACIEL, EDUARDO M. VICENTE, PAULA DOS S. VICENTE, FERNANDO L. TOFOLI

*Departamento de Engenharia Elétrica, Universidade Federal de São João del-Rei
Praça Frei Orlando, 170 – Centro – São João del-Rei-MG – CEP 36307-352*

*E-mails: whmaciel@yahoo.com.br, eduardomoreira@ufsj.edu.br, paulasantos@ufsj.edu.br,
fernandolessa@ufsj.edu.br*

Abstract— This paper presents the small-signal modeling of a dc-dc buck converter based on the three-state switching cell (3SSC) using the PWM (pulse width modulation) switch model, which is a far simple approach if compared with other similar techniques e.g. average state-space modeling. The ac model is properly derived, which allows obtaining relevant transfer functions involving several variables. It is also shown that the mathematical expressions, which are properly validated by simulation, are able to represent both operating conditions of the 3SSC i.e. nonoverlapping mode and overlapping mode. Finally, some results regarding the converter operation in voltage mode control are presented and discussed.

Keywords— 3SSC-based buck converter, dc-dc converter modeling, PWM switch model.

Resumo— Este trabalho apresenta a modelagem de pequenos sinais de um conversor buck CC-CC baseado na célula de comutação de três estados (three-state switching cell – 3SSC) utilizando o modelo do interruptor PWM., sendo que esta é uma técnica mais simples que outras abordagens clássicas como a modelagem por espaço de estados médio. O modelo CA é devidamente desenvolvido, o qual permite obter funções de transferência envolvendo diversas variáveis. Demonstra-se que as expressões matemáticas obtidas são válidas para ambas as condições de operação da 3SSC, isto é, modo de não sobreposição e modo de sobreposição. Finalmente, alguns resultados referentes à operação do conversor em modo tensão são apresentados e discutidos.

Palavras-chave— Conversor *buck* com célula de três estados, modelagem de conversores CC-CC, modelo do interruptor PWM.

1 Introdução

Os conversores CC-CC clássicos não isolados, isto é, *buck*, *boost*, *buck-boost*, *Ćuk*, SEPIC (*single-ended primary inductance converter* – conversor com uma única indutância primária) e zeta, são amplamente empregados em diversas aplicações (Martins e Barbi, 2008). Entretanto, essas topologias apresentam limitações no que tange à operação em altas potências, principalmente porque a potência da carga é processada por um único elemento semicondutor em cada etapa de funcionamento. Dessa forma, os conversores baseados na célula de comutação de três estados (3SSC) foram propostos por Torricco-Bascopé e Barbi (2002) como uma alternativa interessante, principalmente considerando a redução das dimensões de elementos magnéticos que operam em uma frequência correspondente ao dobro da frequência de comutação, além de possuírem menores esforços de corrente nos elementos semicondutores.

O conversor *buck* 3SSC foi amplamente analisado por Balestero et al. (2013), sendo que essa topologia foi devidamente comparada com o conversor *buck* clássico, atribuindo-se à mesma as seguintes vantagens: a corrente de entrada não é descontínua; a ondulação de corrente no indutor, a corrente que circula através dos interruptores e a indutância crítica são menores que na estrutura clássica; há redução do tamanho, peso e volume dos elementos magnéticos.

Além disso, o conversor *buck* 3SSC operando em modo de condução contínua (MCC) foi analisado por Balestero et al. (2014), sendo que foi estabelecida uma comparação entre os modos de não sobrepo-

sição ($D < 0,5$) e sobreposição ($D > 0,5$), os quais dependem da razão cíclica D aplicada aos interruptores. Efetivamente, demonstrou-se que a análise matemática é distinta para cada modo de operação, sendo que o roteiro de projeto para uma mesma topologia não é o mesmo para as duas condições supracitadas.

A modelagem de conversores CC-CC é um tópico amplamente conhecido na literatura, principalmente considerando a aplicação de espaços de estados médio para a obtenção de funções de transferência que permitem o controle em malha fechada (Middlebrook e Ćuk, 1976). Porém, o uso dessa técnica requer uma quantidade considerável de manipulações matemáticas. Por exemplo, nos conversores Ćuk, SEPIC e zeta, que são sistemas de quarta ordem, isso leva à inversão de matrizes 4×4 , sendo que a análise nesse caso pode se tornar complexa caso sejam considerados diversos elementos parasitas.

Por sua vez, o modelo do interruptor PWM proposto por Vorpérian (1990) consiste em uma abordagem mais simples e direta do ponto de vista de circuitos elétricos, semelhante àquela utilizada na modelagem de amplificadores de pequenos sinais utilizando transistores bipolares. Esta técnica foi amplamente aplicada aos conversores CC-CC clássicos, mas pode ser estendida a outras estruturas com maior número de semicondutores, como é o caso das topologias baseadas na 3SSC. Diante do exposto, este trabalho apresenta o desenvolvimento do modelo de pequenos sinais de um conversor *buck* 3SSC operando MCC. As principais funções de transferência são obtidas utilizando o modelo do interruptor PWM, sendo propriamente validadas por meio da varredura

em frequência empregando o *software* PSIM® para os dois modos de operação da 3SSC. Além disso, realiza-se o projeto do sistema de controle do conversor *buck* 3SSC em modo tensão, constatando-se que a tensão de saída é devidamente controlada diante de degraus de carga.

2 Modelagem de Pequenos Sinais do Conversor Buck 3SSC em MCC

O conversor *buck* 3SSC empregando a célula B é mostrado na Figura 1 (Balestero et al., 2013), sendo que os elementos semicondutores são considerados ideais. Por sua vez, a resistência série do indutor R_L e a resistência série equivalente do capacitor de filtro R_{SE} são consideradas no modelo.

Utilizando o modelo CA do interruptor PWM representado na Figura 2 (Vorpérian, 1990), constata-se a existência de três terminais: ativo (*a*), o qual é conectado ao interruptor controlado; passivo (*p*), o qual é conectado ao diodo; e comum (*c*), ao qual são conectados ambos os semicondutores. Dessa forma, esse modelo pode ser aplicado a qualquer conversor CC-CC clássico.

Por sua vez, verifica-se na Figura 1 que a 3SSC é composta por duas células de comutação de dois estados (Balestero et al., 2013), sendo que isso corresponde à existência de dois interruptores PWM, como mostra a Figura 3. Deve-se ressaltar que, utilizando o interruptor PWM, pode-se facilmente incluir elementos parasitas no modelo utilizando uma abordagem simples e direta do ponto de vista de circuitos elétricos, embora o estudo realizado nesse trabalho considere apenas algumas não idealidades, isto é, especificamente R_L e R_{SE} .

Analisando o circuito da Figura 3 e por meio de técnicas associadas às leis de circuitos elétricos, é possível obter diversas funções de transferência, a exemplo das expressões (1) a (6), as quais são fun-

damentais para o controle do conversor em malha fechada. Por exemplo, a expressão (2) define o comportamento da tensão de saída $v_o(s)$ frente a perturbações da razão cíclica $d(s)$, sendo utilizada na implementação do controle em modo tensão. Por sua vez, as expressões (3) e (4) são utilizadas no desenvolvimento de duas malhas de controle de tensão e corrente empregadas na técnica de controle por corrente média. Finalmente, as impedâncias de entrada e de saída são definidas por (5) e (6), respectivamente.

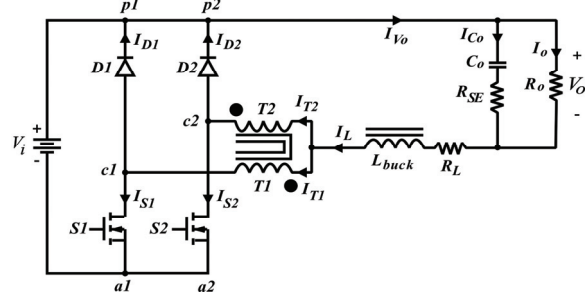


Figura 1 - Conversor *buck* 3SSC utilizando a célula B (Torricco Bascope e Barbi, 2002).

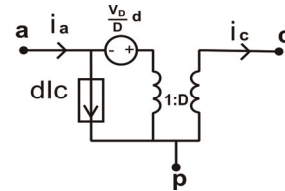


Figura 2 - Modelo CA do interruptor PWM (Vorpérian, 1990).

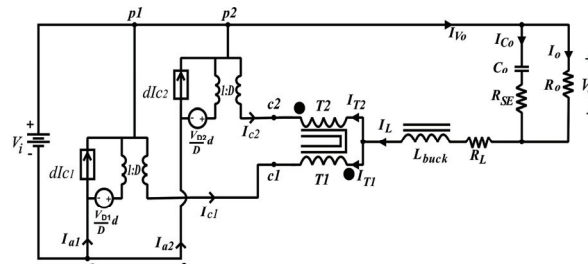


Figura 3 - Conversor *buck* 3SSC associado ao modelo CA do interruptor PWM.

$$\frac{v_o(s)}{v_i(s)} = \frac{D \cdot R_o + C \cdot D \cdot R_o \cdot R_{SE} \cdot s}{(C \cdot L \cdot R_o + C \cdot L \cdot R_{SE}) \cdot s^2 + (L + C \cdot R_L \cdot R_o + C \cdot R_L \cdot R_{SE} + C \cdot R_o \cdot R_{SE}) \cdot s + R_L + R_o} \quad (1)$$

$$\frac{v_o(s)}{d(s)} = \frac{R_o \cdot V_i + C \cdot R_o \cdot R_{SE} \cdot V_i \cdot s}{(C \cdot L \cdot R_o + C \cdot L \cdot R_{SE}) \cdot s^2 + (L + C \cdot R_L \cdot R_o + C \cdot R_L \cdot R_{SE} + C \cdot R_o \cdot R_{SE}) \cdot s + R_L + R_o} \quad (2)$$

$$\frac{v_o(s)}{i_L(s)} = \frac{R_o + C \cdot R_o \cdot R_{SE} \cdot s}{C \cdot (R_o + R_{SE}) \cdot s + 1} \quad (3)$$

$$\frac{i_L(s)}{d(s)} = \frac{V_i + C \cdot V_i \cdot (R_o + R_{SE}) \cdot s}{C \cdot L \cdot (R_o + R_{SE}) \cdot s^2 + [(R_L \cdot R_o + R_L \cdot R_{SE} + R_o \cdot R_{SE}) \cdot C + L] \cdot s + (R_L + R_o)} \quad (4)$$

$$\frac{v_i(s)}{i_i(s)} = \frac{(C \cdot L \cdot R_o + C \cdot L \cdot R_{SE}) \cdot s^2 + (L + C \cdot R_L \cdot R_o + C \cdot R_L \cdot R_{SE} + C \cdot R_o \cdot R_{SE}) \cdot s + R_L + R_o}{D^2 \cdot [1 + C \cdot (R_o + R_{SE}) \cdot s]} \quad (5)$$

$$\frac{v_o(s)}{i_o(s)} = \frac{C \cdot L \cdot R_o \cdot R_{SE} \cdot s^2 + (L \cdot R_o + C \cdot R_L \cdot R_o \cdot R_{SE}) \cdot s + R_L \cdot R_o}{C \cdot L \cdot (R_o + R_{SE}) \cdot s^2 + (L + C \cdot R_L \cdot R_o + C \cdot R_L \cdot R_{SE} + C \cdot R_o \cdot R_{SE}) \cdot s + R_L + R_o} \quad (6)$$

3 Validação das Expressões Obtidas

Para validar o modelo de pequenos sinais do conversor *buck* 3SSC, foi utilizado o recurso de var-

redura em frequência (AC *sweep*) no *software* PSIM®. Além disso, também são traçados os diagramas de Bode em termos de módulo e fase para as expressões (1) a (4) no intuito de mostrar que as cur-

vas teóricas correspondem estritamente àquelas obtidas por simulação.

Para a realização do estudo supracitado, foram consideradas três condições de operação da 3SSC: $D < 0,5$, em que os interruptores controlados não conduzem simultaneamente em uma mesma etapa de operação; $D > 0,5$, em que os interruptores controlados conduzem simultaneamente em uma mesma etapa de operação; $D = 0,5$, que corresponde a uma situação de fronteira entre os dois modos supracitados. Deve-se ressaltar que essa análise visa demonstrar que as funções de transferência obtidas anteriormente são válidas para qualquer modo de operação da 3SSC, ainda que existam dois roteiros de projeto completamente distintos para os modos de não sobreposição e sobreposição, como foi demonstrado por Balestero et al. (2014).

Para as três situações em questão, o conversor *buck* 3SSC foi projetado segundo os pontos de operação definidos na Tabela 1, Tabela 2 e Tabela 3 e as recomendações fornecidas por Balestero et al. (2014). Desta forma, é possível obter os diagramas de Bode para as funções de transferência correspondentes às expressões (1) a (4) e validar devidamente os resultados.

Tabela 1. Parâmetros do conversor *buck* 3SSC operando em modo de não sobreposição ($D < 0,5$).

Parâmetro	Valor
Tensão de entrada	$V_i = 200$ V
Tensão de saída	$V_o = 50$ V
Potência de saída	$P_o = 1$ kW
Resistência de saída	$R_o = 2,5$ Ω
Frequência de comutação	$f_s = 30$ kHz
Razão cíclica	$D = 0,25$
Capacitância de filtro de saída	$C_o = 21$ μ F
Indutância de filtro	$L_{buck} = 104$ μ H
Resistência série do capacitor de filtro	$R_{SE} = 10$ m Ω
Resistência do indutor	$R_L = 1$ m Ω
Ondulação da corrente no indutor	$\Delta I_L = 4$ A
Ondulação da tensão de saída	$\Delta V_o = 500$ mV

Tabela 2. Parâmetros do conversor *buck* 3SSC operando em modo de sobreposição ($D > 0,5$).

Parâmetro	Valor
Tensão de entrada	$V_i = 200$ V
Tensão de saída	$V_o = 150$ V
Potência de saída	$P_o = 1$ kW
Resistência de saída	$R_o = 22,5$ Ω
Frequência de comutação	$f_s = 30$ kHz
Razão cíclica	$D = 0,75$
Capacitância de filtro de saída	$C_o = 2,40$ μ F

Indutância de filtro	$L_{buck} = 312$ μ H
Resistência série do capacitor de filtro	$R_{SE} = 10$ m Ω
Resistência do indutor	$R_L = 1$ m Ω
Ondulação da corrente no indutor	$\Delta I_L = 1,33$ A
Ondulação da tensão de saída	$\Delta V_o = 1,5$ V

Tabela 3. Parâmetros do conversor *buck* 3SSC operando na condição intermediária entre os modos de não sobreposição e sobreposição ($D = 0,5$).

Parâmetro	Valor
Tensão de entrada	$V_i = 200$ V
Tensão de saída	$V_o = 100$ V
Potência de saída	$P_o = 1$ kW
Resistência de saída	$R_o = 10$ Ω
Frequência de comutação	$f_s = 30$ kHz
Razão cíclica	$D = 0,5$
Capacitância de filtro de saída	$C_o = 5,30$ μ F
Indutância de filtro	$L_{buck} = 208$ μ H
Resistência série do capacitor de filtro	$R_{SE} = 10$ m Ω
Resistência do indutor	$R_L = 1$ m Ω
Ondulação de corrente no indutor	$\Delta I_L = 2$ A
Ondulação da tensão de saída	$\Delta V_o = 1$ V

3.1 Verificação das funções de transferência para o modo de não sobreposição ($D < 0,5$)

A comparação entre os diagramas de Bode que representam as funções de transferência $v_o(s)/d(s)$, $v_o(s)/i_L(s)$ e $i_L(s)/d(s)$ segundo o ponto de operação definido na Tabela 1 é apresentada na Figura 4, Figura 5 e Figura 6, respectivamente. Constata-se claramente que as curvas teóricas fornecidas pelas expressões (1) a (4) são perfeitamente coincidentes com os resultados fornecidos pelo *software* PSIM®, validando propriamente o modelo de pequenos sinais do conversor para esse modo de operação.

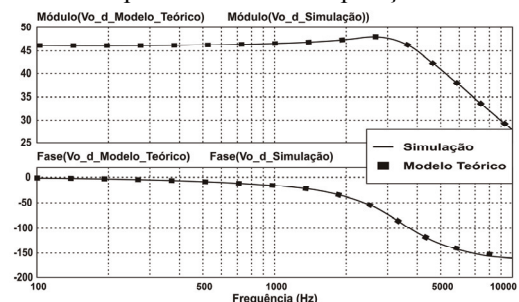


Figura 4 - Diagramas de Bode de ganho e fase da função de transferência $v_o(s)/d(s)$ para $D = 0,25$.

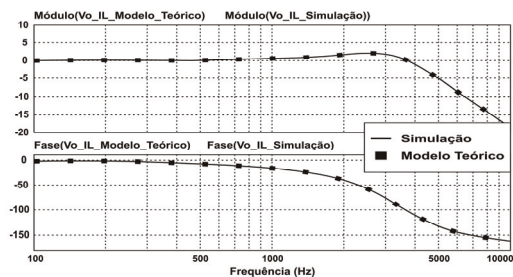


Figura 5 - Diagramas de Bode de ganho e fase da função de transferência $v_o(s)/i_L(s)$ para $D=0,25$.

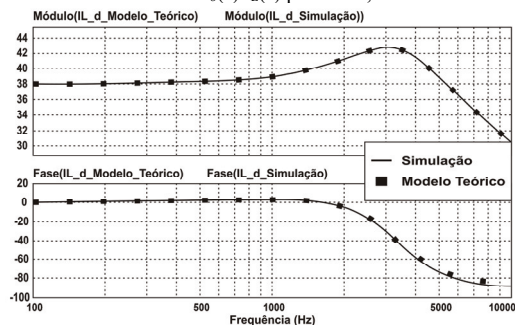


Figura 6 - Diagramas de Bode de ganho e fase da função de transferência $i_L(s)/d(s)$ para $D=0,25$.

3.2 Validação das funções de transferência para o modo de sobreposição ($D > 0,5$)

As funções de transferência $v_o(s)/d(s)$, $v_o(s)/i_L(s)$, $i_L(s)/d(s)$, $v_i(s)/i_i(s)$ e $v_o(s)/i_o(s)$ dadas pelas expressões de (1) a (6) também são válidas para representar o conversor *buck* 3SSC operando no modo de sobreposição ($D > 0,5$), conforme o ponto de operação da Tabela 2. Segundo a Figura 7, a Figura 8 e a Figura 9, as curvas teóricas e obtidas por simulação são aproximadamente idênticas.

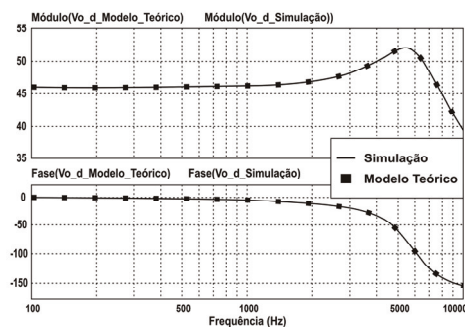


Figura 7 - Diagramas de Bode de ganho e fase da função de transferência $v_o(s)/d(s)$ para $D=0,75$.

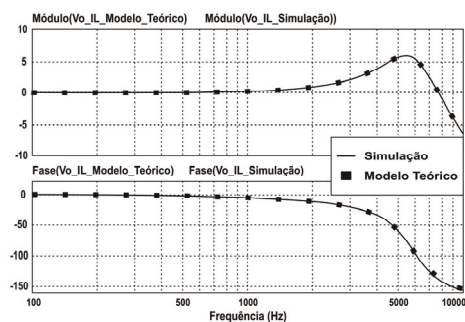


Figura 8 - Diagramas de Bode de ganho e fase da função de transferência $v_o(s)/i_L(s)$ para $D=0,75$.

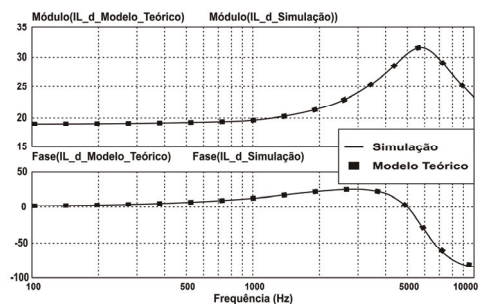


Figura 9 - Diagrama de Bode de ganho e fase da função de transferência $i_L(s)/d(s)$ para $D=0,75$.

3.3 Validação das funções de transferência para a condição intermediária entre os modos de sobreposição e não sobreposição ($D=0,5$)

Novamente, ressalta-se que a condição estabelecida na Tabela 3 corresponde à fronteira de operação entre os modos de não sobreposição e sobreposição. Assim, as funções de transferência dadas pelas expressões (1) a (4) e mostradas na Figura 10, Figura 11 e Figura 12 representam o conversor *buck* 3SSC nessa situação, sendo que dessa forma o modelo anteriormente desenvolvido é válido para toda a faixa de variação da razão cíclica.

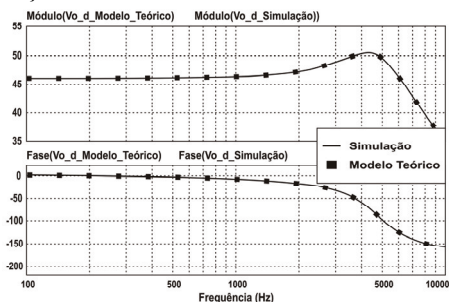


Figura 10 - Diagramas de Bode de ganho e fase da função de transferência $v_o(s)/d(s)$ para $D=0,5$.

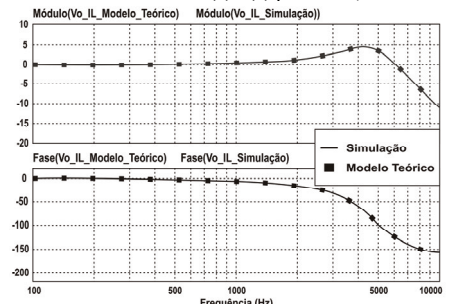


Figura 11 - Diagramas de Bode de ganho e fase da função de transferência $v_o(s)/i_L(s)$ para $D=0,5$.

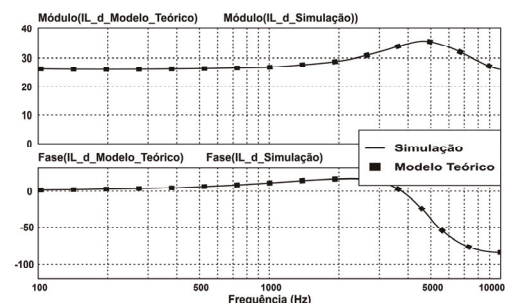


Figura 12 - Diagramas de Bode de ganho e fase da função de transferência $i_L(s)/d(s)$ para $D=0,5$.

4 Controle em Modo Tensão

Um conversor estático comporta-se na prática como um sistema não linear variante no tempo. As técnicas de controle clássicas aplicadas a conversores CC-CC consideram a linearização em torno de um ponto de operação específico, sendo que então podem ser utilizados controladores clássicos como proporcional-integral (PI) e proporcional-integral-derivativo (PID) devidamente sintonizados.

Basicamente, o controle da tensão de saída de um conversor CC-CC pode ser realizado por meio de duas técnicas: controle em modo tensão ou controle em modo corrente média (Tang., 1993). No controle em modo tensão, tem-se uma única malha de controle em que a tensão de saída é realimentada e comparada com uma referência fixa, como mostra a Figura 13. Nesse caso, utiliza-se a função de transferência $v_o(s)/d(s)$. Com exceção do conversor *buck*, todos os demais conversores CC-CC clássicos comportam-se como sistemas de fase não mínima devido à presença de um zero na função $v_o(s)/d(s)$, localizado no semi-plano direito do domínio s , o qual pode provocar resposta oscilatória quando o sistema for perturbado. Nesse último caso, é conveniente utilizar o controle por corrente média, que emprega duas malhas de controle em cascata visando à eliminação do efeito de fase não mínima. Porém, nesse trabalho analisa-se apenas o projeto do sistema de controle de um conversor *buck* 3SSC operando em modo tensão.

Para o projeto e sintonia do controlador, podem-se empregar estratégias clássicas como o cancelamento de polos e zeros no intuito de que o conversor apresente em torno da frequência de cruzamento um comportamento próximo ao de um sistema de primeira ordem, que é inerentemente estável. Outra estratégia amplamente utilizada é a técnica de projeto por meio do fator K (Venable, 1983) partindo da resposta em frequência do conversor. Essa estratégia emprega os conceitos de avanço de fase como a única variável de importância para a estabilidade, sendo o fator K responsável pela definição desse parâmetro em conjunto com as devidas avaliações do desempenho dos vários tipos de compensadores. Trata-se de uma ferramenta matemática que sintetiza as malhas de realimentação de controle por meio de amplificadores operacionais para obter a frequência de cruzamento de ganho e a margem de fase desejada, reduzindo e aumentando os ganhos em baixas e altas frequências, respectivamente. Independentemente do tipo de controlador, realiza-se a alocação dos polos e zeros do controlador partindo da frequência de cruzamento do sistema.

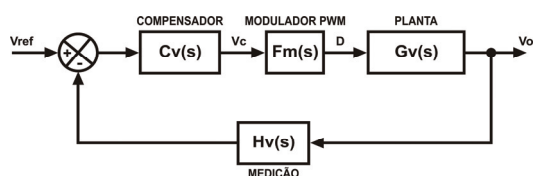


Figura 13 - Diagrama de blocos do controle de um conversor CC-CC genérico em modo tensão.

Basicamente, utilizam-se três tipos de controladores quando se emprega o fator K , isto é, compensadores tipo 1, 2 e 3. O compensador tipo 1 consiste em um integrador puro, que possui um pólo na origem do plano complexo visando minimizar o erro em regime permanente. Por sua vez, o compensador tipo 2 possui um zero e dois polos, sendo um destes localizado na origem. Finalmente, o compensador tipo 3 possui dois zeros e três polos, apresentando também ação integral.

No intuito de verificar o desempenho do conversor *buck* 3SSC em MCC operando em modo tensão, foi desenvolvido o projeto do sistema de controle empregando-se a técnica do fator K segundo o ponto de operação definido na Tabela 1, correspondente ao modo de não sobreposição.

Considera-se também a utilização dos compensadores tipo 2 e tipo 3 no intuito de verificar o comportamento da tensão de saída frente a degraus de carga, estabelecendo-se que a frequência de cruzamento f_c é igual a um quinto da frequência de comutação. Para o compensador tipo 2, o zero e o polo são alocados em frequências correspondentes a f_c/K e $f_c \cdot K$, respectivamente. Esse tipo de compensador deve ser utilizado quando o avanço de fase requerido for menor que 90° (Venable, 1983). Por sua vez, o compensador tipo 3 possui um zero duplo e um polo duplo alocados em $f_c/\sqrt{K}$ e $f_c \cdot \sqrt{K}$, respectivamente. Deve-se ressaltar que esse último tipo de compensador é recomendado quando o avanço de fase for maior que 90° e menor que 180° (Venable, 1983). Neste trabalho, considerou-se que a margem de fase é 90° , analisando-se então o desempenho do conversor com dois tipos de compensadores diferentes.

A Figura 14 mostra o comportamento da tensão de saída diante de variações periódicas da corrente na carga da potência nominal para 50% desse valor e vice-versa (isto, é, variando-se a resistência de carga de $2,5 \Omega$ para 5Ω e vice-versa), considerando o modo de não sobreposição segundo o ponto de operação da Tabela 1. Nesse caso, o compensador tipo 2 é utilizado, sendo que o avanço de fase é 143° . Assim, a resposta do conversor mostra-se oscilatória e com sobressinal de 11%, além do tempo de acomodação de 1,1 ms com tolerância de 2%.

Segundo Venable (1983), o compensador tipo 3 é mais adequado para essa condição de operação, visto que o avanço de fase é maior que 90° , sendo que o sistema de controle foi então novamente projetado. Na Figura 15, tem-se a forma de onda da tensão de saída diante de degraus de carga quando o compensador tipo 3 é utilizado, sendo que o avanço de fase também é 143° . Constata-se que a resposta do conversor é estável e, sobretudo, não oscilatória, sendo que o sobressinal é 13% e o tempo de acomodação é 56 μs com tolerância de 2%. Diante do exposto, constata-se claramente que a escolha do com-

pensador adequado e sua correta sintonia influenciam diretamente a resposta da tensão de saída.

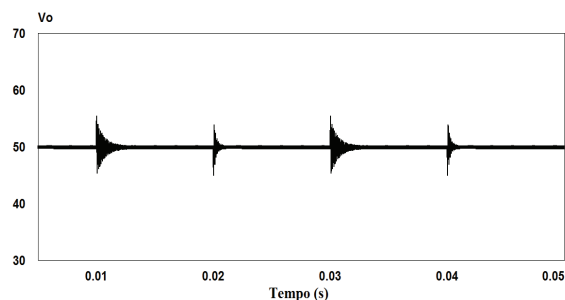


Figura 14 - Tensão de saída diante de degraus positivos e negativos de carga para o conversor operando em modo de não sobreposição utilizando um compensador tipo 2.

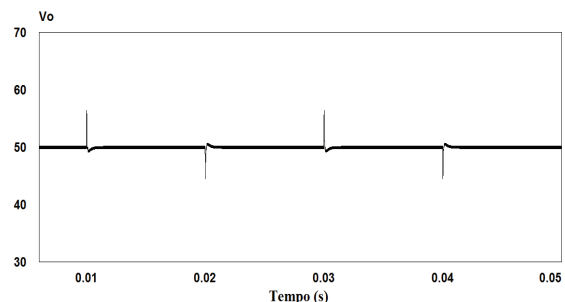


Figura 15 - Tensão de saída diante de degraus positivos e negativos de carga para o conversor operando em modo de não sobreposição utilizando um compensador tipo 3.

5 Conclusão

A modelagem de pequenos sinais desenvolvida para o conversor *buck* CC-CC baseado na célula de comutação de três estados utilizando o modelo do interruptor PWM mostrou-se uma técnica simples e direta, considerando que a análise é realizada estritamente do ponto de vista de circuitos elétricos. Além disso, verificou-se claramente que o modelo desenvolvido é capaz de representar o comportamento do conversor nos dois modos de operação conhecidos para as estruturas de conversores 3SSC, isto é, não sobreposição e sobreposição dos sinais de comando dos interruptores controlados. Além disso, os resultados foram devidamente validados comparando-se as expressões obtidas com curvas fornecidas por simulação em termos de diagramas de Bode.

O projeto do sistema de controle em modo tensão foi realizado, em que foi possível constatar que a escolha do compensador adequado segundo as premissas do fator K tem influência direta na resposta da tensão de saída, sendo este um resultado esperado.

Por fim, pode-se inferir que a técnica empregada pode ser facilmente estendida a outros conversores 3SSC, permitindo o desenvolvimento de seus respectivos modelos de pequenos sinais com uma menor quantidade de manipulações matemáticas se comparada ao uso da técnica do espaço de estados médio.

Agradecimentos

Os autores agradecem a CAPES, CNPq, FAPEMIG e INERGE pelo suporte fornecido durante a realização deste trabalho.

Referências Bibliográficas

- Balestero, J. P. R., Tofoli, F. L., Torrico-Bascopé, G. V., and de Seixas, F. J. M. (2014). Comparative Analysis Between Overlapping and Non-Overlapping Operation Modes for The PWM Buck Converter using The Three-State Switching Cell. *International Journal of Electronics* (Print), v. 101, p. 553-568.
- Balestero, J. P. R., Tofoli, F. L., Torrico-Bascopé, G. V. and de Seixas, F. J. M. (2013). A DC-DC Converter Based on the Three-State Switching Cell for High Current and Voltage Step-Down Applications”, *IEEE Transactions on Power Electronics*, vol. 28, no. 1, pp. 398-407.
- Martins, D. C. and Barbi, I. (2008). *Conversores CC-CC Básicos Não isolados*, Florianópolis, Edição dos autores.
- Middlebrook, R. D. and Cuk S. (1976). A General Unified Approach to Modeling Switching-Converter Power Stages. *Proc. IEEE Power Electron. Specialists Conf.*, pp. 18-34.
- Torrico-Bascopé, G. V. and Barbi, I. (2000). “Generation of A Family of Non-Isolated DC-DC PWM Converters using New Three-State Switching Cell,” in *Proc. IEEE Power Electronics Specialists Conference*, vol. 2, pp. 858-863.
- Tang, W., Lee, F. and Ridley, R. B. (1993). Small-Signal Modeling of Average Current-Mode Control. *IEEE Transactions on Power Electronics*, vol. 8, no. 2, pp. 112-119.
- Venable, H. D. (1983). The K-Factor: A New Mathematical Tool for Stability Analysis and Synthesis, *Proc. of Powercon 10*, March 22-24, San Diego, USA.
- Vorpérian, V. (1990). Simplified Analysis of PWM Converters Using Model of PWM Switch. Part I: CCM. *IEEE Transactions on Aerospace and Electronic Systems*, vol. 26, no. 3, pp. 491-496.