

DESEMPENHO DE MÉTODOS DE ORDENAÇÃO APLICADOS NA EQUALIZAÇÃO DAS TENSÕES DOS CAPACITORES DO CONVERSOR MODULAR MULTINÍVEL

ANDREI O. ALMEIDA*, FREDERICO T. GHETTI[†]*, PEDRO M. ALMEIDA*, PEDRO G. BARBOSA*

*Programa de Pós-graduação em Engenharia Elétrica
Universidade Federal de Juiz de Fora
Juiz de Fora, MG, 36036-900 Brasil

[†]Instituto Federal do Sudeste de Minas Gerais
Campus Juiz de Fora, MG, 36030-776 Brasil

Emails: andrei.almeida@engenharia.ufjf.br, frederico.ghetti@ifsudestemg.edu.br,
pedro.machado@ufjf.edu.br, pedro.gomes@ufjf.edu.br

Abstract— Modular multilevel converters (MMC) have been initially proposed to replace other multilevel converters topologies for high power applications due to the simplicity to expand the number of terminal voltage levels. Despite of the initial proposal, these converters can also be applied on medium voltages systems, avoiding the need of connection transformers or harmonic filters. However, the operation of MMC converter is strongly dependent on the voltage equalization of its sub-modules. This article presents a comparative study of different strategies used to sort and select the sub-modules according to the voltages measured on its capacitors. Simulation results are presented to demonstrate the effectiveness of the equalization strategies, while the experimental results show the performance of studied strategies in the DSP.

Keywords— MMC, Voltage Control, Equalization Algorithm, Sort Algorithm.

Resumo— Conversores modulares multinível (MMC) foram propostos inicialmente para substituir outras topologias de conversores multiníveis para aplicações em alta tensão devido a facilidade de expansão do número de níveis da tensão terminal de saída. Apesar da proposta inicial, esses conversores podem também serem aplicados em sistemas com tensões mais baixas, evitando a necessidade do uso de transformadores de conexão ou filtros harmônicos. Contudo, a operação do MMC é fortemente dependente da equalização das tensões dos capacitores dos seus diversos submódulos. Este artigo apresenta um estudo comparativo de estratégias usadas para ordenar e selecionar a tensões dos submódulos de acordo com o valor das tensões dos seus capacitores. Resultados de simulação são apresentados para verificar o funcionamento das estratégias, enquanto os resultados experimentais evidenciam o desempenho das estratégias estudadas no DSP.

Palavras-chave— MMC, Controle de Tensão, Algoritmo de Equalização, Algoritmo de Ordenação.

1 Introdução

Desde a década de 1970, com a construção dos grandes conversores comutados pela linha (do inglês, *Line Commutated Converters*) (LCC), usados nos sistemas de transmissão HVDC, passando pelos controladores FACTS e compensadores de potência reativa propostos a partir do final da década de 1980, que a eletrônica de potência vem propondo soluções para controlar a transferência de potência pelas redes elétricas (Arrillaga, 1998), (Hingorani and Gyugyi, 2000).

Nos últimos anos, com o surgimento dos conceitos de redes elétricas inteligentes (do inglês, *Smartgrids*) e microrredes (do inglês, *Microgrids*) novas oportunidades se abriram para aplicações de conversores eletrônicos de potência nos sistemas elétricos de potência (SEP). O processamento e gerenciamento de energia produzida por fontes alternativas e armazenada em baterias e volantes de inércia são alguns exemplos (de Almeida et al., 2013), (Rodrigues et al., 2014), (Stoppa et al., 2015). Nesses novos ambientes, nos quais consumidores podem também atuar como geradores de energia, interligados as redes de distribuição, os controles dos conversores podem instabilizar a operação e o planejamento da rede elétrica.

Nas aplicações cuja tensão de conexão é igual a tensão de distribuição primária, os inversores fonte de tensão (do inglês, *Voltage Source Inverter*) (VSI), com tensão de saída com dois níveis, e as topologias com o neutro grampeado a diodos (do inglês, *Neutral Point Clamped*) (NPC) e a com a tensão grampeada à capacitores (do inglês, *Flying Capacitors*) (FC) são as preferidas. Apesar de muito difundidas essas topologias necessitam de transformadores de conexão para adequar os níveis de tensão dos interruptores semicondutores e filtros passivos evitando que harmônicos sejam injetados na rede (Franquelo et al., 2008), (de Almeida et al., 2013).

Já nas aplicações cuja tensão de conexão supera os níveis da tensão de distribuição primária, as topologias NPC e FC apresentam uma limitação com relação ao número de níveis possíveis de serem sintetizados. Para contornar essa limitação foram propostos os conversores modulares, cuja ideia básica é associar interruptores estáticos ou outros conversores em série para atingir maiores níveis de tensão e potência. Contudo nada impede que as topologias de conversores modulares sejam usadas em redes cujas tensões são iguais as da distribuição primária.

Lesnicar and Marquardt (2003) apresentaram

o conversor modular multinível (do inglês “*Modular Multilevel Converter*”) (MMC) voltado para aplicações HVDC. A estrutura modular do MMC permite sintetizar tensões e correntes com uma quantidade de níveis proporcional à quantidade de submódulos (SM). Esta característica possibilita a conexão do MMC em redes com tensões elevadas sem o uso de transformadores. Além desta vantagem, cita-se outras como tensão terminal com baixo conteúdo harmônico, o que possibilita dimensionar filtros passivos menores. A topologia modular permite redundância na operação mesmo sob falha de algum SM, facilidade de manutenção, entre outras.

Para o correto funcionamento do MMC, a tensão dos capacitores de cada SM deve ser continuamente controlada, caso contrário, distorções podem ser geradas na tensão de saída do conversor. Na literatura são dois os métodos discutidos para controlar as tensões CC. Em (Glinka, 2004) e (Glinka and Marquardt, 2005), discute-se o funcionamento do MMC usando modulação por vetores espaciais. Neste caso, a redundância dos estados dos interruptores é usada para controlar individualmente a tensão CC dos capacitores dos SM. Por outro lado, em (Saeedifard and Iravani, 2010) é empregada a técnica de ordenação dos SM em função das amplitudes das tensões CC e da direção das correntes nos braços do conversor. Nesta última técnica, diferentes métodos de ordenação podem ser usados, como por exemplo: método da bolha, método da inserção, método da seleção, entre outros. Porém, não há menção na literatura de qual método de ordenação é mais indicado para aplicações MMC.

Portanto, este artigo tem por objetivo apresentar um estudo comparativo de métodos de ordenação aplicados ao controle e balanceamento das tensões CC dos capacitores de um MMC. Resultados experimentais evidenciam o desempenho quando implementados em (DSP).

2 O Conversor MMC

A Figura 1 ilustra a topologia do conversor fonte de tensão MMC trifásico. Estes conversores são formados pela associação série de vários SM que podem ser em meia-ponte ou ponte completa, entre outras topologias.

Na Figura 2 é ilustrada a topologia básica de um SM em meia-ponte, conforme proposto por Lesnicar and Marquardt (2003). Cada SM é formado por dois interruptores autocomutados com diodos conectados em antiparalelo e um capacitor CC ligado às suas extremidades.

Conforme observado na Figura 1 o MMC contém $2n$ submódulos por fase divididos em n superiores e n inferiores. Cada conjunto de n SM, superior ou inferior, é conectado ao terminal CA de saída através de um indutor L_s , formando um

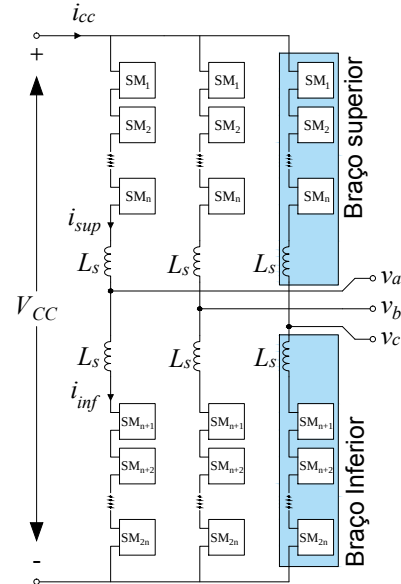


Figura 1: Diagrama esquemático do conversor MMC trifásico

braço do conversor multinível.

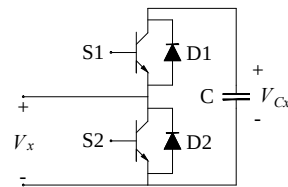


Figura 2: Topologia do submódulo em meia-ponte do MMC.

A estrutura modular permite o MMC sintetizar tensões com uma quantidade de níveis proporcional ao número de SM empregados por braço do conversor. Esta característica possibilita a utilização do MMC em redes com tensões mais elevadas, sem a necessidade da utilização de filtros ou transformadores especiais para a conexão do conversor.

3 Estratégia de Modulação Multiportadoras

Um SM é definido como ativo quando sua tensão terminal V_x é igual a tensão do seu capacitor V_{Cx} e dito inativo quando sua tensão V_x é nula. Na estratégia de controle utilizada neste trabalho a soma dos SM ativos por fase do conversor deve ser sempre igual a n .

Na Figura 3 é mostrado um exemplo da forma de onda da tensão de fase de saída de um conversor com quatro SM por braço. Essa tensão foi gerada usando quatro portadoras triangulares para modular um sinal senoidal de referência conforme mostrado na Figura 4. Observe que o número de portadoras triangulares é igual ao número de SM por braço. O valor da tensão CC de entrada do

conversor MMC deve ser maior ou igual ao dobro do valor de pico das tensões de fase do lado CA.

Diferentes estratégias de modulação de largura dos pulsos (do inglês, “*Pulse Width Modulation*”) (PWM) podem ser usadas para chavear os interruptores do MMC (Holmes and Lipo, 2003). A estratégia mostrada na Figura 4 usa quatro portadoras triangulares deslocadas entre si, porém com suas fases dispostas (do inglês, *phase disposition*)(PD-PWM).

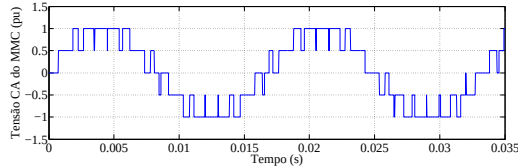


Figura 3: Tensão de fase sintetizada pelo conversor MMC com quatro SM por braço.

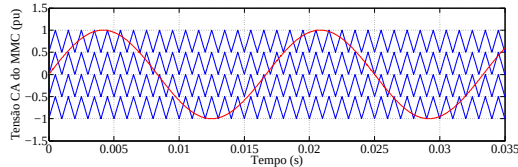


Figura 4: Formas de onda das portadoras triangulares e sinal de referência para geração dos pulsos PWM do conversor MMC.

A comparação do sinal de referência senoidal com as portadoras triangulares da Figura 4 é usado para determinar quantos SM estarão ativos ou inativos no braço superior e, consequentemente no braço inferior, do conversor. Desse modo, pode-se gerar uma tensão CA de saída com $(n + 1) = 5$ níveis.

Contudo, para o correto funcionamento do MMC é necessário garantir que as tensões dos capacitores CC dos diferentes SM ativos de uma fase do conversor estejam equalizadas.

4 Equalização das tensões dos SM

Pode-se equalizar as tensões nos capacitores dos SM de duas formas distintas. A primeira envolve o controle individual de cada SM de maneira a regular sua tensão CC, na segunda deve-se usar um algoritmo para ordenar e escolher quais submódulos deverão ficar ativos de maneira a equalizar as tensões dos capacitores num determinado período de tempo. Neste trabalho será dado ênfase ao segundo método.

Conforme discutido anteriormente cada SM pode operar com o capacitor inserido ou não no circuito. Dependendo do sentido da corrente que flui pelos terminais de saída do SM, o capacitor CC poderá carregar ou descarregar. Nas Figuras 5 (a) e (b) são ilustradas duas situações onde SM está ativo, ou seja, o capacitor inserido no circuito, po-

rém carregando e descarregando, respectivamente.

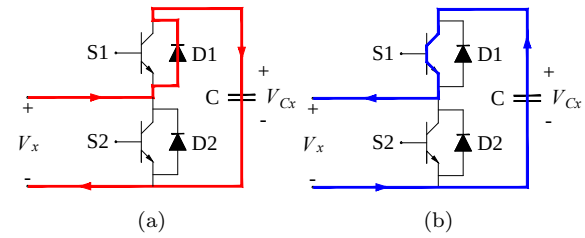


Figura 5: Submódulo operando com o capacitor inserido com (a) corrente positiva e (b) negativa.

Sabendo quantos SM devem estar ativos nos braços superior e inferior (PWM) e conhecendo o sentido da corrente, é possível escolher quais SM estarão ativos. Se a corrente for positiva deve-se escolher os SM cujos capacitores estão menos carregados, para que os mesmos se carreguem, elevando sua tensão CC. Por outro lado, se a corrente for negativa, o algoritmo deve escolher os SM cujos capacitores estão mais carregados, para que os mesmos se descarreguem e diminuam sua tensão CC.

Para saber quais SM estão com os capacitores mais ou menos carregados, e assim decidir quais serão candidatos a serem inseridos ou não no circuito deve-se utilizar uma estratégia para ordená-los de acordo com o valor da tensão CC de cada um (Saeedifard and Irvani, 2010). Na Figura 6 é ilustrado o fluxograma do algoritmo de ordenação e seleção das tensões nos capacitores do conversor MMC com quatro SM por braço. Conforme será mostrado a seguir a utilização desse algoritmo irá garantir a equalização das tensões CC dos diversos submódulos.

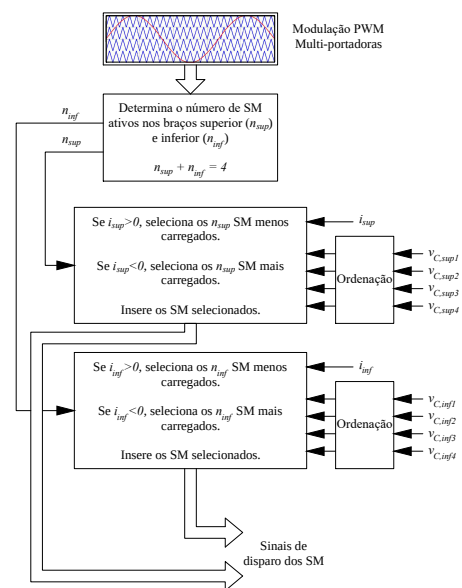


Figura 6: Algoritmo de equalização das tensões nos SM de forma esquemática

5 Simulação de um Conversor MMC

O algoritmo de equalização das tensões dos capacitores do MMC foi usado para controlar os conversores do sistema de transmissão MMC-HVDC da Figura 7. Todo o sistema, conversor e controles, foi modelado no programa PSIM. Devido a falta de espaço serão mostrados apenas alguns resultados do conversor da extremidade receptora. A estratégia de controle utilizada para gerar os sinais de referência para o conversor é baseada na teoria das potências ativa e reativa instantâneas (Akagi et al., 2007).

Um modelo digital de um conversor MMC trifásico foi construído com 4 SM por braço. O algoritmo de equalização foi implementado em “linguagem c”. Um circuito de sincronismo garante que os sinais sintetizados pelo inversor sejam sincronizados com as tensões da extremidade receptora. Duas malhas de controle no sistema de coordenadas síncrono garante que as correntes sintetizadas pelo MMC rastreie as correntes de referência conforme detalhado em (Iravani and Yazdani, 2010) (de Almeida, 2011). Os resultados que serão apresentados estão normalizados em relação aos valores base 15 MVA e 25 kV.

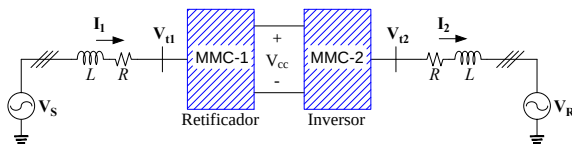


Figura 7: Sistema de transmissão MMC-HVDC para teste do algoritmo de equalização das tensões CC.

Na Figura 8 são mostradas as formas de onda das potências ativa e reativa nos terminais do inversor MMC da extremidade receptora do sistema MMC-HVDC. Em $t = 0,1$ s o sinal de referência da potência ativa instantânea é variado em degrau de 0 para 1 pu e em $t = 0,2$ s o sinal da potência reativa instantânea é variado em degrau de 0 para -0,6 pu. A princípio as malhas de controle de corrente projetadas para o inversor garantem que os sinais de referência sejam seguidos com um pequeno erro de amplitude e fase.

Nas Figuras 9 (a) e (b) são apresentadas as formas de onda das tensões CC dos diferentes submódulos da fase “a”, para a operação do inversor MMC sem e com o algoritmo de equalização apresentado na seção anterior. Observe que sem o algoritmo algumas tensões ultrapassam o valor desejado, o que pode danificar os capacitores e os interruptores. É importante ressaltar que na implementação do algoritmo de equalização das tensões CC foi utilizado uma rotina de ordenação do vetor das tensões baseado no método da bolha. Na próxima seção será apresentado e discutido as características dos principais métodos de ordenação

comumente encontrados na literatura.

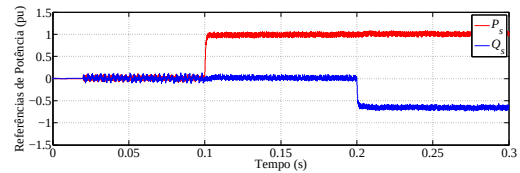
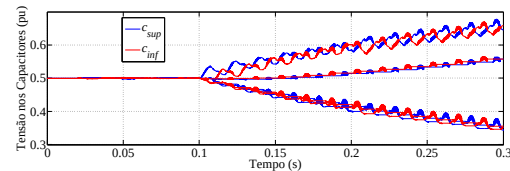
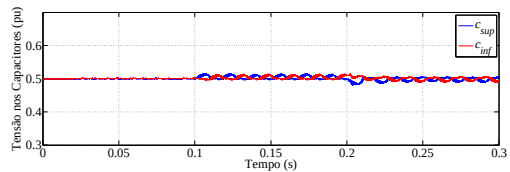


Figura 8: Potências ativa (P_s) e reativa (Q_s)



(a)



(b)

Figura 9: Tensões nos capacitores da fase a: (a) sem o algoritmo de equalização; (b) com o algoritmo.

6 Desempenho dos Métodos de Ordenação

Conforme mostrado na Seção 5 é necessário usar um algoritmo de ordenação para equalizar as tensões do MMC. A seguir será apresentado, testado e comparado o desempenho dos principais métodos de ordenação propostos na literatura e possíveis de serem utilizados para ordenar um vetor com as tensões dos capacitores do MMC.

6.1 Método da Bolha

Para ordenar um vetor com n posições o método da bolha percorre o vetor $n - 1$ vezes. Em cada passo, os elementos adjacentes são comparados e trocados se necessário. Na Figura 10 é ilustrado um exemplo da ordenação de um vetor de quatro posições utilizando o método da bolha.

Note que após percorrer o vetor pela primeira vez o maior elemento da sequência é movido para a última posição do vetor. No geral, após percorrer o vetor k vezes, os últimos k elementos do vetor já estarão ordenados e não precisarão mais ser considerados.

6.2 Método da Inserção

O método da inserção é frequentemente usado para colocar em ordem um baralho de cartas

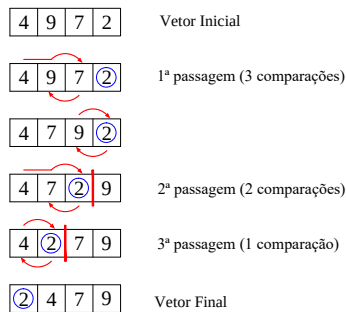


Figura 10: Exemplo gráfico de ordenação de um vetor de 4 posições através do método da bolha.

(Feofiloff, 2009). As iterações começam com o segundo elemento sendo comparado com o primeiro e trocando de posição se for menor. Nas iterações seguintes o elemento a ser inserido é comparado com o da esquerda e troca de posição enquanto for menor, quando o da esquerda for menor passa-se pra próxima iteração. Na Figura 11 é ilustrado um exemplo da ordenação de um vetor de quatro posições através da utilização deste método.

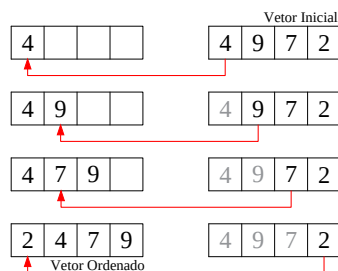


Figura 11: Exemplo gráfico de ordenação de um vetor de 4 posições através do método da inserção.

6.3 Método da Seleção

O método da seleção é baseado na ideia de escolher o menor elemento do vetor, depois o segundo menor, e assim por diante (Feofiloff, 2009). A Figura 12 ilustra a ordenação de um vetor de quatro posições utilizando o método da seleção.

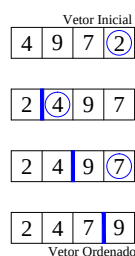


Figura 12: Exemplo gráfico de ordenação de um vetor de 4 posições através do método da seleção.

6.4 Método Shell

O método Shell pode ser visto como uma variação eficiente do método da inserção (Barnett and Del Tongo, 2008). Enquanto a inserção compara apenas elementos adjacentes, o Shell permite comparar elementos separados por uma distância h . Essa distância h deve seguir uma sequência decrescente que termina em 1, de forma que para $h = 1$ o algoritmo será equivalente ao da inserção. Um exemplo de sequência é dado a seguir:

$$h(n) = \begin{cases} 3h(n-1) + 1, & n = 2, 3, 4, \dots \\ 1, & n = 1 \end{cases} \quad (1)$$

Note que se o último elemento do vetor for o menor, com o método da inserção serão necessárias $(n-1)$ trocas para inseri-lo na primeira posição. O método Shell contorna esse problema comparando elementos distantes.

6.5 Método da Fusão (Merge)

Este algoritmo divide um vetor em dois subvetores de tamanhos similares para ordená-los e em seguida fundi-los (Barnett and Del Tongo, 2008). Para melhorar o desempenho do método é possível dividir os subvetores sucessivamente até um certo tamanho antes de iniciar o processo de ordenação. Na Figura 13 é ilustrado um exemplo gráfico do método da fusão aplicado a um vetor de seis posições.

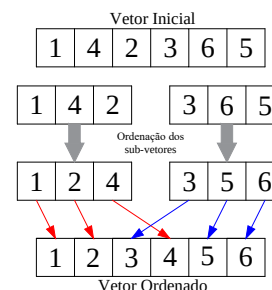


Figura 13: Exemplo gráfico de ordenação de um vetor de 6 posições através do método da fusão.

6.6 Método Quick

Este método é parecido com o método *Merge* ficando a diferença na forma de dividir do vetor. Enquanto o *Merge* divide o vetor ao meio e ordena os subvetores antes de fundi-los, o método *Quick* escolhe um elemento chamado pivô e passa os elementos menores que ele para esquerda e os maiores para a direita, depois ordena esses dois subvetores. Dessa forma não é necessária a fusão dos subvetores já que os elementos da esquerda são menores que os da direita.

A escolha do pivô pode afetar o desempenho do algoritmo. Uma forma de escolhê-lo é utili-

zando a média de três, que escolhe o elemento médio, entre o primeiro, o do meio e o último. Também é possível dividir os sub-vetores até um certo tamanho e ordená-los, como no método *Merge*.

7 Resultados experimentais

Os métodos de ordenação apresentados anteriormente foram implementados no sistema MMC-HVDC modelado no programa PSIM (Seção 5). Todos os métodos apresentaram resultados satisfatórios, ou seja, as estratégias de ordenação não afetaram o desempenho da estratégia de controle dos conversores MMC.

Com objetivo de investigar o esforço computacional de cada um dos métodos de ordenação sobre o tempo de processamento do algoritmo de controle do MMC os mesmos foram implementados num DSP TMS320F28335, da *Texas Instruments*, mostrado na Figura 14. O tempo de processamento de cada método de ordenação foi então medido experimentalmente, em cada ciclo do algoritmo de controle, setando em nível alto um bit da saída digital (DO). Esse bit sofre um *reset* no final da rotina de ordenação, permanecendo baixo o resto do período do algoritmo de controle. Na Figura 15 é mostrado um exemplo do sinal gerado no qual é possível medir o tempo de processamento verificando o tempo que o sinal digital é mantido em nível alto.

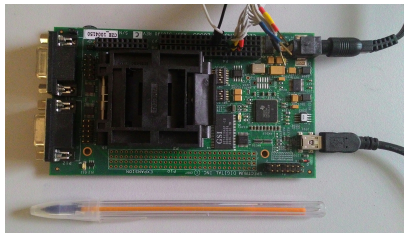


Figura 14: DSP TMS320F28335

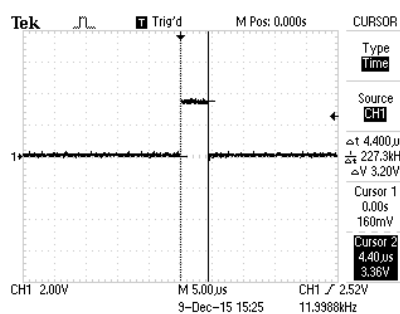


Figura 15: Medição de tempo no osciloscópio

Os algoritmos testados ordenam quatro vetores: dois vetores de tensão, dos SM superiores e inferiores e dois vetores que guardam a posição de cada valor, ou seja, a quais SM as tensões se referem. Nas Tabela 1 e Tabela 2 são mostrados os

tempo medidos para dois casos: (a) o melhor caso, no qual o vetor já está ordenado corretamente e (b) o pior caso, no qual o vetor está ordenado inversamente, para vetores com 4, 8, 12 e 16 posições.

Tabela 1: Tempos gastos no melhor caso (μs)

Método de Ordenação	N° de Submódulos			
	4	8	12	16
Bolha	3,04	12,00	26,40	47,00
Inserção	3,04	6,90	10,70	14,60
Seleção	6,60	15,20	27,20	42,00
Shell	4,70	14,20	26,40	40,00
Fusão	3,40	12,60	19,40	35,60
Quick	9,10	22,40	52,00	77,00

Tabela 2: Tempos gastos no pior caso (μs)

Método de Ordenação	N° de Submódulos			
	4	8	12	16
Bolha	7,50	32,80	76,00	136,00
Inserção	6,80	25,20	55,00	96,00
Seleção	6,50	15,00	26,80	41,60
Shell	6,50	23,60	38,80	60,00
Fusão	6,20	20,60	29,60	57,00
Quick	10,50	25,60	49,00	84,00

A comparação entre os resultados obtidos pode ser feita através dos gráficos das figuras 16 e 17.

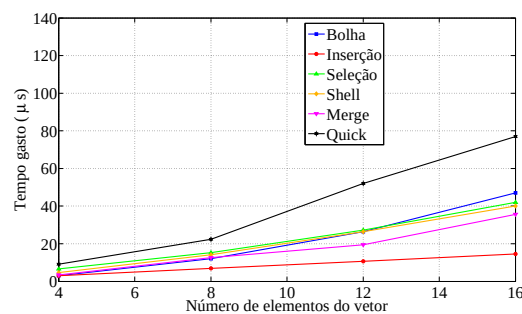


Figura 16: Desempenho dos métodos de ordenação com o vetor ordenado (melhor caso)

8 Conclusões

Nesse artigo foi mostrada uma estratégia de equalização das tensões nos capacitores de um conversor MMC através da ordenação dos submódulos de acordo com estas tensões. O principal objetivo foi verificar o esforço computacional de vários métodos de ordenação para aplicação no conversor MMC. A partir dos resultados obtidos é possível concluir que: com o vetor já ordenado o método da inserção apresentou o menor tempo de

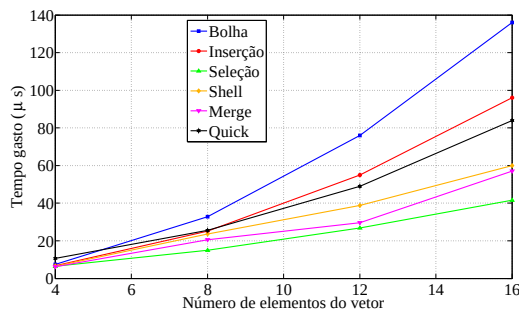


Figura 17: Desempenho dos métodos de ordenação com o vetor inversamente ordenado (pior caso)

processamento, provavelmente porque não realiza nenhuma troca. Com o vetor inversamente ordenado o método da seleção é o que apresenta menor tempo de processamento, provavelmente porque realiza apenas uma troca a cada vez que percorre o vetor. Apesar do método da seleção não ter apresentado o menor tempo de processamento com o vetor já ordenado, o tempo deste não aumenta, já que é o mesmo em todos os casos.

Os resultados permitem observar que quanto maior é o número de elementos do vetor maior é a diferença no desempenho dos métodos de ordenação, portanto conclui-se que a escolha do método de ordenação terá influência direta no desempenho do algoritmo de controle do conversor, já que estas tensões devem ser monitoradas em tempo real. Analisando os resultados das Figura 16 e Figura 17 observa-se que o tempo da maioria dos métodos cresce exponencialmente com o número de submódulos do MMC. Com isso conclui-se que o método da seleção apresenta melhor resultado, já que sua curva cresce linearmente e com inclinação menor que as demais.

9 Agradecimentos

Os autores gostariam de agradecer o CNPq (Proc. 456040/2014-5), a FAPEMIG (Proc. APQ-01046-15) e a UFJF pelo apoio financeiro e bolsas para o desenvolvimento desta pesquisa.

Referências

- Akagi, H., Watanabe, E. H. and Aredes, M. (2007). *Instantaneous power theory and applications to power conditioning*, Vol. 31, John Wiley & Sons.
- Arrillaga, J. (1998). *High voltage direct current transmission*, number 29, Iet.
- Barnett, G. and Del Tongo, L. (2008). Data structures and algorithms: Annotated reference with examples.
- de Almeida, P. M. (2011). *Modelagem e Controle de Conversores Fonte de Tensão Utilizados em Sistemas de Geração Fotovoltaicos*

Conectados à Rede Elétrica de Distribuição., Dissertação de mestrado, Universidade Federal de Juiz de Fora.

- de Almeida, P. M., Barbosa, P. G., Ferreira, A. A., Braga, H. A. C. and Ribeiro, P. F. (2013). Controle e redução das correntes harmônicas de um sistema de geração fotovoltaico interligado à rede elétrica sem filtros passivos, **18**(4): 1149–1160.
- Feofiloff, P. (2009). *Algoritmos em linguagem C*, Elsevier Brasil.
- Franquelo, L. G., Rodriguez, J., Leon, J. I., Kouro, S., Portillo, R. et al. (2008). The age of multilevel converters arrives, *Industrial Electronics Magazine, IEEE* **2**(2): 28–39.
- Glinka, M. (2004). Prototype of multiphase modular-multilevel-converter with 2 mw power rating and 17-level-output-voltage, *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, Vol. 4, IEEE, pp. 2572–2576.
- Glinka, M. and Marquardt, R. (2005). A new ac/ac multilevel converter family, *Industrial Electronics, IEEE Transactions on* **52**(3): 662–669.
- Hingorani, N. G. and Gyugyi, L. (2000). *Undersstanding facts*, IEEE press.
- Holmes, D. G. and Lipo, T. A. (2003). *Pulse width modulation for power converters: principles and practice*, Vol. 18, John Wiley & Sons.
- Iravani, R. and Yazdani, A. (2010). Voltage-sourced converters in power systems.
- Lesnicar, A. and Marquardt, R. (2003). An innovative modular multilevel converter topology suitable for a wide power range, *Power Tech Conference Proceedings, 2003 IEEE Bologna*, Vol. 3, IEEE, pp. 6–pp.
- Rodrigues, M. C. B. P., Ferreira, A. A., de Oliveira, J. G., Barbosa, P. G. and Braga, H. A. C. (2014). Conexão de veículos elétricos à rede de energia elétrica para recarga de baterias: uma visão geral, **19**(2): 193–207.
- Saeedifard, M. and Iravani, R. (2010). Dynamic performance of a modular multilevel back-to-back hvdc system, *Power Delivery, IEEE Transactions on* **25**(4): 2903–2912.
- Stoppa, I., Lundin, J., Lima, N. and Oliveira, J. G. (2015). Dual voltage/power system by battery/flywheel configuration, *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, pp. 1–6.